

# Arquitecturas Multiprocesador en HPC: Software de Base, Métricas y Aplicaciones.

De Giusti Armando E.<sup>2</sup>, Tinetti Fernando G.<sup>1</sup>, Naiouf R. Marcelo, Chichizola Franco, De Giusti Laura C., Villagarcía Horacio<sup>1</sup>, Montezanti Diego<sup>3</sup>, Frati F. Emmanuel<sup>3</sup>, Pousa Adrián, Rodríguez Ismael P., Denham Mónica M., Iglesias Luciano

Instituto de Investigación en Informática LIDI (III-LIDI) - Facultad de Informática – UNLP  
{degusti, fernando, mmaiouf, francoch, ldgiusti, hvw, dmontezanti, fefrati, apousa, ismael, mdenham, li}@lidi.info.unlp.edu.ar

Con la colaboración en la dirección de Tesis de Posgrado de la Universidad Autónoma de Barcelona (España) y la Universidad Complutense de Madrid (España).

## Contexto

Esta línea de Investigación está dentro del proyecto “Arquitecturas Multiprocesador Distribuidas. Modelos, Software de Base y Aplicaciones” acreditado por el Ministerio de Educación y de proyectos específicos apoyados por organismos nacionales e internacionales.

Asimismo los proyectos “Eficiencia energética en Sistemas Paralelos” y “Algoritmos Paralelos utilizando GPGPUs. Análisis de rendimiento” financiados por la Facultad de Informática de la UNLP.

En el tema hay cooperación con varias Universidades de Argentina y se está trabajando con Universidades de América Latina y Europa en proyectos financiados por CyTED, AECID y la OEI (Organización de Estados Iberoamericanos).

Se participa en iniciativas como el Programa IberoTIC de intercambio de Profesores y Alumnos de Doctorado en el área de Informática.

Por otra parte, se tiene financiamiento de Telefónica de Argentina en Becas de grado y posgrado. Asimismo el III-LIDI forma parte del Sistema Nacional de Cómputo de Alto Desempeño (SNCAD) del MINCYT.

## Resumen

Caracterizar las arquitecturas multiprocesador distribuidas enfocadas especialmente a cluster y cloud computing, con énfasis en las que utilizan procesadores de múltiples núcleos (multicores y GPUs), con el objetivo de modelizarlas, estudiar su escalabilidad, analizar y predecir performance de aplicaciones paralelas y desarrollar esquemas de tolerancia a fallas en las mismas.

Profundizar el estudio de arquitecturas basadas en GPUs y su comparación con clusters de multicores, así como el empleo combinado de GPUs y multicores en computadoras de alta performance.

Analizar la eficiencia energética en estas arquitecturas paralelas, considerando el impacto de la arquitectura, el sistema operativo, el modelo de programación y el algoritmo específico.

Analizar y desarrollar software de base para clusters de multicores y GPUs, tratando de optimizar el rendimiento.

En el año 2012 se han agregado dos líneas de interés:

- El estudio de clusters híbridos, que combinen multicores y GPUs.
- La utilización de los registros de hardware de los procesadores para la toma de diferentes decisiones en tiempo de ejecución.

Es de hacer notar que este proyecto se coordina con otros dos proyectos en curso en el III-LIDI, relacionados con Algoritmos Distribuidos/Paralelos y Sistemas de Software Distribuido.

**Palabras claves:** Sistemas Paralelos. Multicore. GPU. Cluster, Grid y Cloud Computing. Clusters homogéneos y heterogéneos. Performance y eficiencia energética. Tolerancia a fallas en Sistemas paralelos. Modelos de programación de arquitecturas paralelas. Planificación. Scheduling. Virtualización.

## Introducción

La investigación en Sistemas Distribuidos y Paralelos es una de las líneas de mayor desarrollo en la Ciencia Informática actual [1][2][3]. En particular la utilización de arquitecturas multiprocesador configuradas en clusters, multiclusters, grids y clouds, soportadas por redes de diferentes características y topologías se ha generalizado, tanto para el desarrollo de algoritmos paralelos, la ejecución de procesos que requieren cómputo intensivo y la atención de servicios WEB concurrentes [4][5][6][7].

El cambio tecnológico, fundamentalmente a partir de los procesadores multicore, ha impuesto la necesidad de investigar en paradigmas “híbridos”, en los cuales coexisten esquemas de memoria compartida con mensajes [8][9][10][11]. Asimismo la utilización de procesadores gráficos (GPGPUs) como arquitecturas paralelas presenta una alternativa para alcanzar un alto speedup en determinadas aplicaciones [12].

Es importante en este contexto re-analizar el concepto de *eficiencia* incluyendo tanto al aspecto computacional como el energético y considerar el impacto del consumo sobre arquitecturas con miles de procesadores que trabajan concurrentemente [16].

<sup>1</sup>Investigador CIC Prov. de Bs. As. <sup>2</sup>Investigador CONICET <sup>3</sup>Becario CONICET

Esto conduce a un estudio de los lenguajes, paradigmas y herramientas orientados a la optimización de sistemas paralelos. [13][14][15].

Asimismo, aparecen líneas de I/D tales como la integración de arquitecturas heterogéneas con diferente performance según el tipo de aplicación, la planificación y scheduling dinámico basado en la carga de trabajo y en el consumo del sistema paralelo, el control en tiempo real de la frecuencia de reloj de los procesadores para optimizar consumo y el uso de los registros de hardware para la toma de decisiones en tiempo de ejecución [17][50].

Por otra parte, se profundiza el estudio y desarrollo de lenguajes, compiladores, estructuras de datos y soporte de comunicaciones adecuados a estas arquitecturas, así como se enfatizan los problemas de detección y tolerancia a fallos tratando de minimizar el overhead de tiempo y aprovechando alguna redundancia en la misma arquitectura [13][19][14][15][18].

La aparición de las arquitecturas tipo Cloud obliga a poner especial atención a los problemas de planificación, virtualización y predicción de performance (para la asignación dinámica de recursos). Naturalmente a mayor potencia del Cloud, también crecen las complejidades al analizar la comunicación y el acceso a memoria en arquitecturas que están distribuidas y a su vez conformadas por placas con un número variable de procesadores multicore y/o GPU [20][21][22][51].

En el proyecto se ha abierto una línea específicamente dedicada a los problemas de configuración y administración eficiente de Cloud.

### Definiciones básicas

Un *procesador multicore* integra dos o más núcleos computacionales dentro de un mismo “chip” [23][24]. La motivación de su desarrollo se basa en incrementar el rendimiento, reduciendo el consumo de energía en cada núcleo [52][53].

Una GPU (Graphics Processing Unit) es una arquitectura multicore dedicada a procesamiento gráfico, con un gran número de cores simples. En los últimos años, estas arquitecturas, fueron utilizadas para aprovechar su potencia de cómputo en aplicaciones de propósito general logrando un alto rendimiento y dando lugar al concepto de GPGPU (General-Purpose Computing on Graphics Processing Units) [12][48][49].

Un *cluster* es un sistema de procesamiento paralelo compuesto por un conjunto de computadoras interconectadas vía algún tipo de red, las cuales cooperan configurando un recurso que se ve como “único e integrado”, más allá de la distribución física de sus componentes. Cada “procesador” puede tener diferente hardware y sistema operativo, e incluso puede ser un “multiprocesador” [26].

La combinación de multicores y GPUs en un mismo cluster es un desafío actual, por las diferencias de arquitectura y del soporte de software de ba-

se que se ha desarrollado para cada uno de ellos. Esto es lo que denomina un “cluster híbrido”. [44][45][46][47].

Un *Grid* es un tipo de sistema distribuido que permite seleccionar, compartir e integrar recursos autónomos geográficamente distribuidos [28]. Un Grid es una configuración colaborativa que se puede adaptar dinámicamente según lo requerido por el usuario, la disponibilidad y potencia de cómputo de los recursos conectados. El Grid puede verse como un “entorno de procesamiento virtual”, donde el usuario tiene la visión de un sistema de procesamiento “único” y en realidad trabaja con recursos dispersos geográficamente [29]. Actualmente las arquitecturas Grid son utilizadas mayoritariamente en entornos colaborativos, en general no orientados a HPC.

Las arquitecturas tipo “Cloud” se presentan como una evolución natural del concepto de *Clusters* y *Grids*, integrando grandes conjuntos de recursos virtuales (hardware, plataformas de desarrollo y/o servicios), fácilmente accesibles y utilizables por usuarios distribuidos, vía WEB. Estos recursos pueden ser dinámicamente reconfigurados para adaptarse a una carga variable, permitiendo optimizar su uso [21][30][31][32].

Desde el punto de vista de la investigación tecnológica el mayor problema es el acceso directo a los recursos de hardware y el software de base de un Cloud (que en general son sistemas propietarios de grandes empresas/organizaciones).

### Aspectos de interés

- A partir de la complejidad creciente del hardware, se hace más desafiante el desarrollo de capas de software eficiente, desde el middleware hasta los lenguajes de aplicación [33][34][35][40].
- El incremento en el número de procesadores disponibles en clusters, grids y clouds obliga a poner énfasis en el desarrollo de los algoritmos de virtualización de modo de explotar la arquitectura con más de una aplicación concurrente [15].
- La heterogeneidad es inevitable en estos sistemas paralelos complejos. A su vez es un factor que condiciona la predicción de performance y consumo [19]. Por otro lado la heterogeneidad puede ser un factor “buscado” en el desarrollo de procesadores de múltiples núcleos, con el objetivo de especializar algunos núcleos a funciones específicas. [42] [43]
- Los modelos de predicción de performance resultan especialmente complejos. Es de interés el estudio de esquemas sintéticos (“firmas”) propios de la aplicación para estimar tiempos y consumo, ejecutando un código mínimo frente al de la aplicación real [37].
- Los problemas clásicos de scheduling y mapeo de procesos a procesadores tienen nuevos objetivos (en particular los relacionados con el consu-

mo) y deben considerar la migración dinámica de datos y procesos en función de performance y consumo [36].

- El tema de la detección y tolerancia a fallos de hardware y software se vuelve un punto crítico al operar sobre arquitecturas con gran número de procesadores, los cuales pueden reconfigurarse dinámicamente [38][39] [41].

## Líneas de Investigación y Desarrollo

### Temas de Estudio e Investigación

- Arquitectura de procesadores multicore. Clusters de multicores. Software de base.
- Arquitecturas de GPUs y Cluster de GPUs. Software de base.
- Nuevas estructuras de Cluster que integran multicores y GPUs. Software de base y lenguajes de programación de aplicaciones.
- Cloud computing. Software de base y aplicaciones de Cloud en el área de HPC.
- Green Computing. Consumo energético a nivel instrucción / algoritmo / aplicación y su utilización como parámetro de performance.
- Análisis comparativo de performance en cluster y cloud para problemas de HPC.
- Métricas y Modelos de predicción de performance para arquitecturas basadas en procesadores de múltiples núcleos. Utilización de la “firma” de aplicaciones regulares en predicción de comportamiento.
- Utilización de los registros de hardware de los procesadores para mejorar rendimiento en tiempo de ejecución.
- Técnicas de scheduling y virtualización en clusters, grid y cloud.
- Nuevas estructuras de datos, orientadas a procesamiento paralelo sobre clusters, grids y clouds.
- Detección y Tolerancia a Fallos (de hardware y software) en clusters, grids y clouds.

### Investigación experimental

- Desarrollo y evaluación de aplicaciones sobre cluster de multicores y cluster de GPUs.
- Pruebas de consumo en cluster de multicores y GPUs, analizando eficiencia computacional, escalabilidad y eficiencia energética.
- Desarrollo de experiencias con clusters híbridos (multicores y GPUs).
- Análisis, detección y corrección de fallos de hardware en arquitecturas de cluster de múltiples procesadores.
- Experiencias en Cloud Computing, utilizando equipamiento/servicios de proveedores y desa-

rollando las capas de emulación sobre un cluster de multicores clásico.

## Formación de Recursos Humanos

En cooperación con Universidades iberoamericanas se ha implementado la Maestría en Cómputo de Altas Prestaciones y se continúa dictando la Especialización en Cómputo de altas Prestaciones y Tecnología GRID.

En esta línea de I/D existe cooperación a nivel nacional e internacional. Hay 8 Investigadores realizando su Doctorado, 2 realizando la Maestría, 4 realizando la Especialización y 4 alumnos avanzados están trabajando en su Tesina de Grado de Licenciatura. En 2012 se aprobó 4 Trabajos Finales de Especialista y 2 Tesinas de Grado en temas del proyecto.

## Bibliografía

1. Grama A, Gupta A, Karypis G, Kumar V. “Introduction to parallel computing”. Second Edition. Pearson Addison Wesley, 2003.
2. Dongarra J, Foster I, Fox G, Gropp W, Kennedy K, Torczon L, White A. “The Sourcebook of Parallel Computing”. Morgan Kauffman Publishers. Elsevier Science, 2003.
3. Ben-Ari, M. "Principles of Concurrent and Distributed Programming, 2/E". Addison-Wesley, 2006.
4. Juhasz Z. (Editor), Kacsuk P. (Editor), Kranzlmuller D. (Editor). “Distributed and Parallel Systems: Cluster and Grid Computing”. Springer; 1 edition (September 21, 2004).
5. Miller M. “Cloud computing: web-based applications that change the way you work and collaborate online”. Que Publishing. USA 2008.
6. Di Stefano M., “Distributed data management for Grid Computing”. John Wiley & Sons Inc. 2005.
7. Ghosh S. “Distributed System. An Algorithmic Approach”. Chapman & Hall/CRC Computer and Information Science Series. 2006.
8. Mc. Cool M. “Programming models for scalable multicore programming”. 2007. <http://www.hpcwire.com/features/17902939.html>
9. Lei Chai, Qi Gao, Dhabaleswar K. Panda. “Understanding the Impact of Multi-Core Architecture in Cluster Computing: A Case Study with Intel Dual-Core System”. IEEE International Symp. on Cluster Computing and the Grid 2007 (CCGRID 2007), pp. 471-478 (May 2007).
10. Leibovich F., Chichizola F., De Giusti L., Naiouf M., Tirado Fernández F., De Giusti A.. “Programación híbrida en clusters de multicore. Análisis del impacto de la jerarquía de memoria”. XII Workshop de Procesamiento Distribuido y Paralelo. CACIC2012. ISBN: 978987-1648-34-4. Pág. 306-315. 2012.
11. Rucci E., De Giusti A., Chichizola F., Naiouf M., De Giusti L. “DNA Sequence Alignment: hybrid parallel programming on multicore cluster”. Pro-

- ceedings of the International Conference on Computers, Digital Communications and Computing (ICDCCC '11), Vol. 1, Nikos Mastorakis, Valeri Mladenov, Badea Lepadatescu, Hamid Reza Karimi, Costas G. Helmis (Editors), WSEAS Press, September 15-17, 2011, Barcelona, ISBN: 978-1-61804-030-5, pp. 183-190.
12. General-Purpose Computation on Graphics Processing Units. <http://gpgpu.org>.
  13. De Giusti L., Chichizola F., Naiouf M., De Giusti A.E., Luque E. "Automatic Mapping Tasks to Cores - Evaluating AMTHA Algorithm in Multicore Architectures". *IJCSI International Journal of Computer Science Issues*, Vol. 7, Issue 2, No 1, March 2010. ISSN (Online): 1694-0784. ISSN (Print): 1694-0814. Págs. 1-6.
  14. Olszewski M., Ansel J., Amarasinghe S. "Kendo: Efficient Deterministic Multithreading in Software". *Architectural Support for Programming Languages and Operating Systems*, 2009.
  15. Bertogna M., Grosclaude E., Naiouf M., De Giusti A., Luque E. "Dynamic on Demand Virtual Clusters in Grids". 3rd Workshop on Virtualization in High-Performance Cluster and Grid Computing. VHPC 08 – España. Agosto 2008.
  16. Feng, W.C., "The importance of being low power in high-performance computing". *Cyberinfrastructure Technology Watch Quarterly (CTWatch Quarterly)*. 2005.
  17. Frati E., Olcos Herrero K., Piñuel Moreno L., Montezanti D., Naiouf M., De Giusti A. "Optimización de herramientas de monitoreo de errores de concurrencia a través de contadores de hardware". *Proceedings del XVII Congreso Argentino de Ciencias de la Computación (CACIC 2011)*, La Plata (Argentina), 2011, ISBN: 978-950-34-0756-1. Págs: 337-346.
  18. Shirako J. et al. "Compiler Control Power Saving Scheme for Multi Core Processors". *LNCS Mayo 2007* – pp. 362-376.
  19. Suresh Siddha, Venkatesh Pallipadi, Asit Mallick. "Process Scheduling Challenges in the Era of Multicore Processors" *Intel Technology Journal*, Vol. 11, Issue 04, November 2007.
  20. Vaquero L.M. et al. "A Break in the Clouds: Towards a Cloud Definition". *ACM SIGCOMM Computer Communication Review*, vol. 39, num. 1, páginas 50-55, ISSN 0146-4833. Enero 2009.
  21. Foster I. "There's Grid in them thar Clouds". 2 de Enero, 2008. <http://ianfoster.typepad.com/blog/2008/01/theres-grid-in.html>. Noviembre, 2010.
  22. Rodriguez I., Pettoruti J., Chichizola F., De Giusti A. "Despliegue de un Cloud Privado para entornos de cómputo científico". *Proceedings del XVII Congreso Argentino de Ciencias de la Computación (CACIC'11)*, La Plata (Argentina), 2011, ISBN: 978-950-34-0756-1. Págs: 251-260.
  23. Burger T. W. "Intel Multi-Core Processors: Quick Reference Guide". [http://cachewww.intel.com/cd/00/00/23/19/231912\\_231912.pdf](http://cachewww.intel.com/cd/00/00/23/19/231912_231912.pdf)
  24. AMD. "Evolución de la tecnología de múltiple núcleo". <http://multicore.amd.com/es-ES/AMD-Multi-Core/resources/Technology-Evolution>. 2009.
  25. Adrian Pousa, Victoria Sanz, Armando De Giusti, "Análisis de rendimiento de un algoritmo de criptografía simétrica sobre arquitecturas multicore", *Proceedings del XVII Congreso Argentino de Ciencias de la Computación (CACIC 2011)*, La Plata (Argentina), 2011, ISBN: 978-950-34-0756-1. Págs: 231-240.
  26. Zoltan J., Kacsuk P., Kranzlmuller D., "Distributed and Parallel Systems: Cluster and Grid Computing". *The International Series in Engineering and Computer Science*. Springer; 1st ed., 2004.
  27. Bertogna M. L. "Planificación dinámica sobre entornos Grid". Ph.D. thesis, Universidad Nacional de La Plata, La Plata, Argentina, 2010.
  28. Grid Computing and Distributed Systems (GRIDS) Laboratory - Department of Computer Science and Software Engineering (University of Melbourne). "Cluster and Grid Computing". 2007. <http://www.cs.mu.oz.au/678/>.
  29. Grid Computing Infocentre: <http://www.gridcomputing.com/>
  30. Dikaikos M. et al. "Distributed InterNet Computing for IT and Scientific Research". *Internet Computing IEEE*. Vol 13, Nro. 5, pp 10-13
  31. Ardissono L., Goy A., Petrone G., Segnan M. "From Service Clouds to User-centric Personal Clouds". 2009 *IEEE Second International Conference on Cloud Computing*.
  32. Hemsoth N. "Outsourcing Versus Federation: Ian Foster on Grid and Cloud". 15 de Junio, 2010. <http://www.hpcinthecloud.com/blogs/Outsourcing-Versus-Federation-Ian-Foster-on-Grid-and-Cloud-96326829.html>. Noviembre, 2010.
  33. Song Y., Kalogeropoulos S., Tirumalai P. "Design and Implementation of a Compiler Framework for Helper Threading on Multi-core Processors". *Proceedings of the 14th International Conference on Parallel Architectures and Compilation Techniques*; Sept. 2005.
  34. Vázquez Blanco C., Huedo E., Montero R. S., Llorente I. M. "Elastic Management of Cluster-based Services in the Cloud". *Proceedings pp. 19-24, ACM Digital Library 2009*. ISBN 978-1-60558-564-2.
  35. Vázquez Blanco C., Huedo E., Montero R. S., Llorente I. M. "Dynamic Provision of Computing Resources from Grid Infrastructures and Cloud Providers". *IEEE Society Press*, pp.113-120, *Workshops at the Grid and Pervasive Computing Conference, GPC 2009*. ISBN 978-0-7695-3677-4.
  36. De Giusti L., Naiouf M., Chichizola F., Luque E., De Giusti A. E. "Dynamic Scheduling in Heterogeneous Multiprocessor Architectures. Effi-

- ciency Analysis". Computer Science & Technology Series – XV Argentine Congress of Computer Science Selected Papers. Editores: Guillermo Simari, Patricia Pesado, José Paganini. Págs. 85-95. ISBN 978-950-34-0684-7. Editorial de la Universidad de La Plata (edulp). La Plata (Argentina). 2010.
37. Corredor Franco J. "Predicción de perfiles de comportamiento de aplicaciones científicas en nodos multicore". Ph.D. Thesis, Universidad Autónoma de Barcelona, Barcelona, España, Julio 2011.
  38. Lu S., Tucek J., Qin F., Zhou Y. "AVIO: detecting atomicity violations via access interleaving invariants". SIGPLAN Not, ACM, 2006, 41, 37-48.
  39. Golander A., Weiss S., Ronen R. "Synchronizing Redundant Cores in a Dynamic DMR Multicore Architecture". IEEE Transactions on Circuits and Systems II: Express Briefs Volume 56, Issue 6, 474-478. 2009.
  40. Muresano Cáceres R. "Metodología para la aplicación eficiente de aplicaciones SPMD en clústers con procesadores multicore" Ph.D. Thesis, Universidad Autónoma de Barcelona, Barcelona, España, Julio 2011.
  41. Fialho L. "Fault Tolerance configuration for uncoordinated checkpoints". Ph.D. Thesis, Universidad Autónoma de Barcelona, Barcelona, España, Julio 2011.
  42. Sáenz J. C. "Planificación de Procesos en Sistemas Multicore Asimétricos". Ph.D. Thesis, Universidad Complutense de Madrid, Madrid, España, Diciembre 2010.
  43. Annamalai A., Rodrigues R., Koren I., Kundu S., "Dynamic Thread Scheduling in Asymmetric Multicores to Maximize Performance-per-Watt," 2012 IEEE 26th International Parallel and Distributed Processing Symposium Workshops & PhD Forum, pp. 964-971, 2012 IEEE 26th International Parallel and Distributed Processing Symposium Workshops & PhD Forum, 2012.
  44. Kindratenko, V.V.; Enos, J.J.; Guochun Shi; Showerman, M.T.; Arnold, G.W.; Stone, J.E.; Phillips, J.C.; Wen-Mei Hwu, "GPU clusters for high-performance computing," Cluster Computing and Workshops, 2009. CLUSTER '09. IEEE International Conference on , vol., no., pp.1,8, Aug. 31 2009-Sept. 4 2009
  45. Kindratenko, V.V.; Enos, J.J.; Guochun Shi; Showerman, M.T.; Arnold, G.W.; Stone, J.E.; Phillips, J.C.; Wen-Mei Hwu, "GPU clusters for high-performance computing," Cluster Computing and Workshops, 2009. CLUSTER '09. IEEE International Conference on , vol., no., pp.1,8, Aug. 31 2009-Sept. 4 2009.
  46. Sinha, R.; Prakash, A.; Patel, H.D., "Parallel simulation of mixed-abstraction SystemC models on GPUs and multicore CPUs," Design Automation Conference (ASP-DAC), 2012 17th Asia and South Pacific , vol., no., pp.455,460, Jan. 30 2012-Feb. 2 2012.
  47. Lingyuan Wang, Miaoqing Huang, and Tarek El-Ghazawi. "Towards efficient GPU sharing on multicore processors". In Proceedings of the second international workshop on Performance modeling, benchmarking and simulation of high performance computing systems (PMBS '11). ACM, New York, NY, USA, 23-24.
  48. Montes de Oca E., De Giusti L., De Giusti A., Naiouf M. "Comparación del uso de GPU y cluster de multicore en problemas con alta demanda computacional". XII Workshop de Procesamiento Distribuido y Paralelo. CACIC2012. ISBN: 978987-1648-34-4. Pág. 267-275. Bahía Blanca, Buenos Aires, Argentina, Octubre 2012.
  49. Montes de Oca E., Naiouf M., De Giusti L., Chichizola F., Giacomantone J., De Giusti A. "Una implementación paralela de las Transformadas DCT y DST en GPU. Análisis de performance". XII Workshop de Procesamiento Distribuido y Paralelo. CACIC2012. ISBN: 978987-1648-34-4. Pág. 276-285. Bahía Blanca, Buenos Aires, Argentina, Octubre 2012.
  50. Frati F. E., Olcoz Herrero K., Piñuel Moreno L., Naiouf M., De Giusti A. "Detección de interleavings no serializables usando contadores de hardware". XII Workshop de Procesamiento Distribuido y Paralelo. CACIC 2012. ISBN: 978987-1648-34-4. Pág. 327-336. Bahía Blanca, Buenos Aires, Argentina, Octubre 2012.
  51. Pettoruti J. E., Rodriguez I. P., Chichizola F., De Giusti A. E. "Análisis de la degradación de las comunicaciones en algoritmos de cómputo científico en un Cloud privado". XII Workshop de Procesamiento Distribuido y Paralelo. CACIC 2012. ISBN: 978987-1648-34-4. Pág. 286-295. Bahía Blanca, Buenos Aires, Argentina, Octubre 2012.
  52. Balladini J., Rucci E., De Giusti A., Naiouf M., Suppi R., Rexachs D., Luque E. "Power Characterisation of Shared-Memory HPC Systems". XII Workshop de Procesamiento Distribuido y Paralelo. CACIC 2012. ISBN: 978987-1648-34-4. Pág. 316-326. Bahía Blanca, Buenos Aires, Argentina, Octubre 2012.
  - Casanova B., Balladini J., De Giusti A., Suppi R., Rexachs D., Luque E. "Mejora de la eficiencia energética en sistemas de computación de altas prestaciones". XII Workshop de Procesamiento Distribuido y Paralelo. CACIC 2012. ISBN: 978987-1648-34-4. Pág. 377-386. Bahía Blanca, Buenos Aires, Argentina, Octubre 2012.