

CARRERA DEL INVESTIGADOR CIENTÍFICO Y TECNOLÓGICO

Informe Científico¹

PERIODO ²: 2013-2014

Legajo N°:

1. DATOS PERSONALES

APELLIDO: Mandolesi

NOMBRES: Pablo Sergio

Dirección Particular:

Localidad:

Dirección electrónica (donde desea recibir información): pmandolesi@gmail.com

2. TEMA DE INVESTIGACION

**“MICRO-SISTEMAS INTEGRADOS Y MICRO-DISPOSITIVOS
DE APLICACIÓN ESPECÍFICA”**

3. DATOS RELATIVOS A INGRESO Y PROMOCIONES EN LA CARRERA

INGRESO: Categoría: Investigador Asistente Fecha: 12/10/2005

ACTUAL: Categoría: Investigado Adjunto desde fecha: 12/08/2011

4. INSTITUCION DONDE DESARROLLA LA TAREA

*Universidad y/o Centro: Instituto de Investigaciones en Ingeniería Eléctrica Alfredo Desages
(IIIE) Universidad Nacional del Sur - CONICET*

Facultad: -

Departamento: Departamento de Ingeniería Eléctrica

Cátedra: -

Otros: Laboratorio de Micro y Nano Electrónica - LMNE

Dirección: Calle: Av. Alem N°: 1253

Localidad: Bahía Blanca CP: 8000 Tel: 0291-4595188

Cargo que ocupa: Profesor Adjunto dedicación exclusiva

5. DIRECTOR DE TRABAJOS. (En el caso que corresponda)

Apellido y Nombres: -

Dirección Particular: Calle: - N°: -

Localidad: - CP: - Tel: -

¹ Art. 11; Inc. “e” ; Ley 9688 (Carrera del Investigador Científico y Tecnológico).

² El informe deberá referenciar a años calendarios completos. Ej.: en el año 2008 deberá informar sobre la actividad del período 1°-01-2006 al 31-12-2007, para las presentaciones bianuales.

Dirección electrónica: -

.....
Firma del Director (si corresponde)

.....
Firma del Investigador

6. EXPOSICION SINTETICA DE LA LABOR DESARROLLADA EN EL PERIODO.

Debe exponerse, en no más de una página, la orientación impuesta a los trabajos, técnicas y métodos empleados, principales resultados obtenidos y dificultades encontradas en el plano científico y material. Si corresponde, explicita la importancia de sus trabajos con relación a los intereses de la Provincia.

El título del plan de trabajo propuesto fue “**Diseño De Sistemas y Circuitos Integrados, y aplicaciones al medio social y productivo**”.

Introducción

Durante el período informado (2013-2014) se continuaron las líneas de trabajo sobre sistemas de sensado y procesamiento visuales (tipo CNN), sistemas de procesamiento no lineal, sensores con acondicionamiento de señal “en chip”, diseño de sistemas resistentes a radiación y sistemas microinversores para celdas fotovoltaicas. También se continuo con los trabajos en el área de neurociencias y evaluación cognitiva donde se consolidaron grandes avances orientados a la detección objetiva de enfermedades como el Alzheimer.

Durante el período se llevo adelante la gestión y ejecución del proyecto FSTICS 001 de Fonarsec denominado Tecnología Electrónica de Alta Complejidad (TEAC), cuyo objetivo es la creación de una plataforma de desarrollo electrónico basado en la interacción entre empresas y entre empresas y academia. También se trabajo en el proyecto PICT 2010 Bicentenario de la Agencia Nacional de Promoción Científica y Técnica, “3D Gigascale Integrated Circuits for Nonlinear Computation, Filter and Fusion with Applications in Industrial Field Robotics” y otros proyectos de diferentes fuentes como PID Defensa, PID FONTAR, etc. Por último, se continuó el trabajo en la formación de Recursos Humanos para lograr a futuro la ampliación de capacidades en el área. Durante el período se graduó de Doctor al Ingeniero Santiago Sondón y el Ingeniero Benjamín Reyes presentó su tesis para aspirar al mismo grado; luego en 2015 realizó su defensa y se graduó también con la máxima calificación.

Durante el período se realizaron tareas de colaboración y ejecución de proyecto de vinculación con el medio local y nacional. Se puede citar en forma resumida, la Armada Argentina, la empresa Penta S.A., la Bolsa de Cereales, la empresa Arsultra, la empresa Probattery, etc.

A continuación se reporta sobre estas líneas de trabajo.

Sistemas Integrados de Sensado Visual

En la temática de sensores visuales, se continuó con la línea ya establecida de investigación sobre estructuras del tipo CNN (Cellular Nonlinear Networks) Simplicial (S-CNN) [5] [6]. La misma se basa en una generalización de las estructuras CNN estándar [1], y está orientada a realizaciones sobre circuitos integrados (CI) CMOS [2], [3], [4].

En el período informado, los trabajos sobre CNN se enfocaron a la elaboración de arreglos visuales con bajo consumo de potencia y a la validación de los circuitos integrados diseñados en el período anterior.

Se realizó un sensor visual en tecnología 3D; se diseñó sobre dos obleas Chartered del proceso de 130nm que fueron integradas por la compañía Tezzaron para producir el chip 3D. El circuito resultante mide 2mm x 2.5mm, trabaja con una tensión interna de 1.5V y una tensión de I/O de 3.3V. El encapsulado seleccionado es PGA85. El diseño tiene un arreglo de 48 x 32 celdas, cada una de 25um x 25um. A su vez se cuenta con distintos aceleradores para realizar operaciones sobre el video, y un microprocesador 8051 para realizar operaciones de alto nivel, tal como se ilustra en la Fig. 1-b. La Fig. 1-a muestra una fotografía del chip. El diseño se ensayó a varias frecuencias. Es importante destacar que en la literatura solo existe un trabajo mostrando resultados experimentales de circuitos 3D, con lo cual los resultados obtenidos son de gran valor.

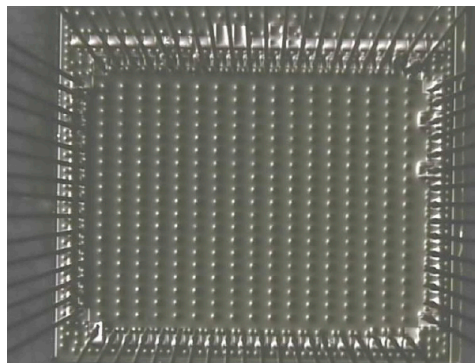


Figura 1: a) Fotografía del circuito integrado; b) Diagrama en bloques.

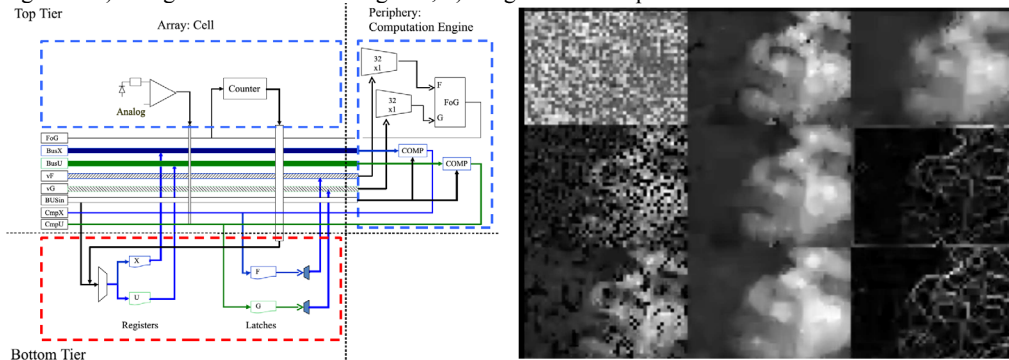


Figura 2: a) Estructura 3D de la celda; b) Imágenes y su procesamiento.

Estos resultado se reportan en [56].

A continuación se trabajo en un nuevo procesador de imagen SIMD caracterizado por su alta velocidad de procesamiento y bajo consumo. El procesamiento se realiza en el plano focal, la estructura de cómputo se basa en S-CNN con 2 esferas de influencia reducidas integradas por vecinos directos (+) o vecinos diagonales (x). Las Figuras 3 y 4 muestran el diagrama en bloques del procesador y la celda, la fotografía del chip el circuito de prueba asociado.

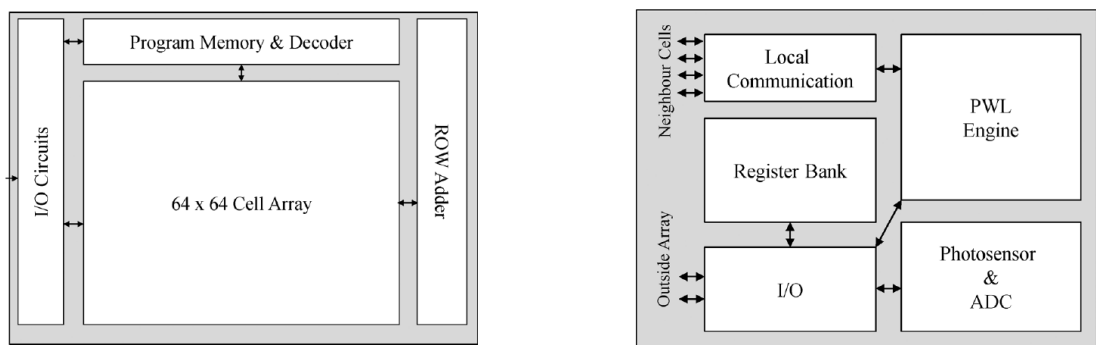


Figura 3: a) Esquema de bloques del procesador SIMD; b) Esquema de bloques de una celda del arreglo.

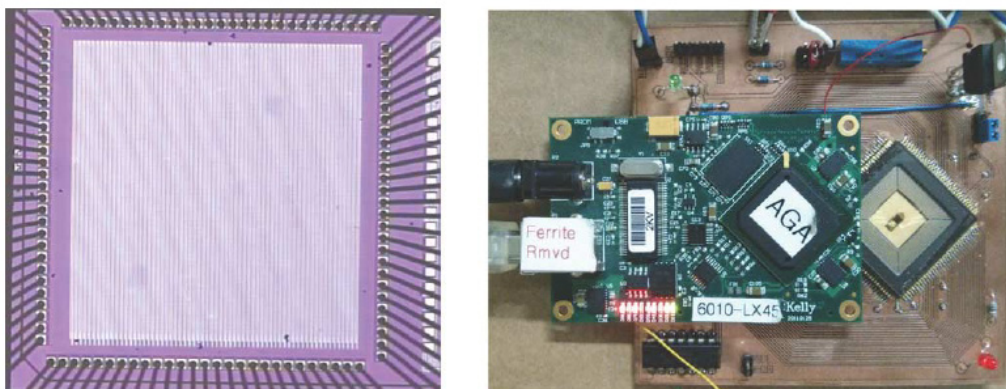


Figura 4: a) Fotografía del procesador; b) Sistema de evaluación de desempeño realizado.

El circuito integrado se realizó en una tecnología de UMC de 90nm y su desarrollo junto con sus resultados experimentales se reportan en la siguiente publicación [50].

Sistemas Integrados de administración de energía

En esta área se realizó el diseño completo de un sistema integrado de administración de energía utilizando una tecnología de CMOS estándar de 65nm. En este SoC se incorporó los elementos pasivos y se desarrolló un convertidor de energía de simple entrada y múltiples salidas (SIMO). El convertidor de potencia funciona a 200MHz y se realizó el sistema de control integrado con elementos principalmente analógicos y una máquina de estado realizada con lógica asincrónica.

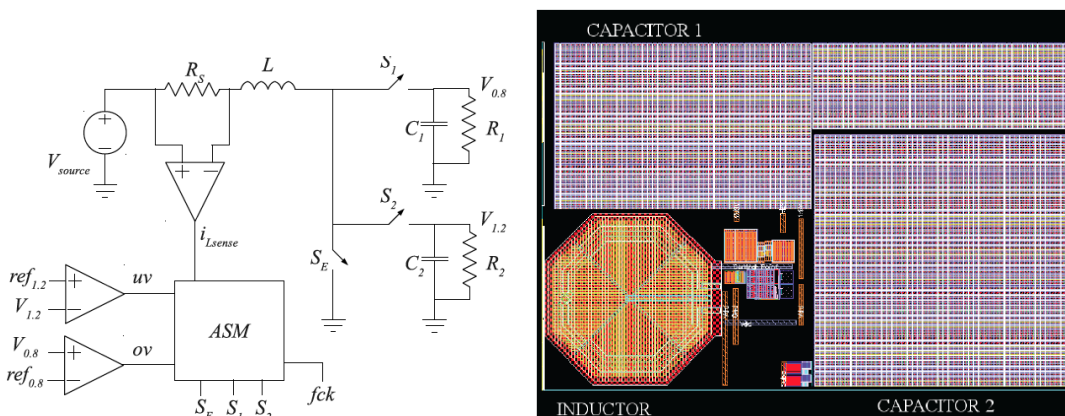


Figura 5: a) Esquema del convertidos SIMO; b) Layout integrado del convertidor.

Los sistemas están en el proceso de ser enviados a fabricación y los resultados alcanzados se han reportado en [54] [60] [62].

Circuitos integrados tolerantes a radiación

El trabajo realizado en esta se continua, manteniendo la relación con investigadores del TANDAR (Centro Atómico Constituyentes). Durante el período a informar, se realizaron estructuras de prueba analógicas y digitales y que forman un PLL, en un proceso de MOSIS de 90nm, para evaluar sus comportamiento bajo radiación de iones pesados. Es importante notar que el desarrollo de la medición requiere una puesta en funcionamiento especial de forma de tener control de la dosis y generar fallos o eventos únicos de alta energía denominados Single Event Effects. Esta puesta se pudo realizar controlando un micro-haz de iones pesados (95MeV) que se permitió diagramar y tener seguimiento de los lugares particulares de cada impacto. Como resultado se obtuvo un mapa de sensibilidad a SEE del los bloques y del circuito completo. Este trabajo se reporto en [61] además de ser parte de la tesis del Ing. Santiago Sondón que se graduó en el Doctorado en Ingeniería de la Universidad Nacional del Sur en Junio de 2014.

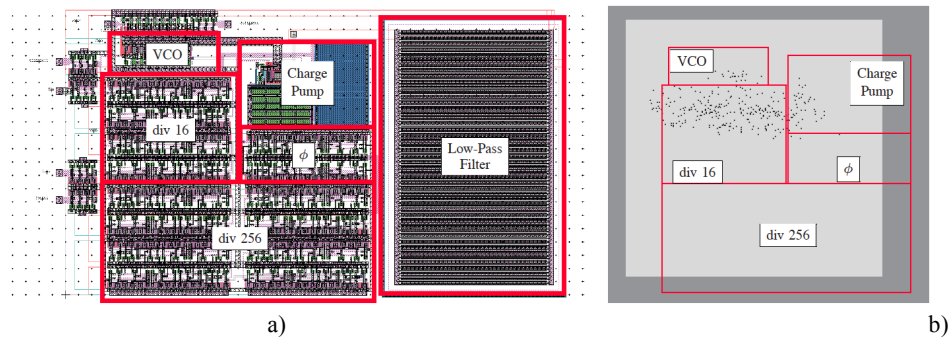


Figura 6: a) Layout del PLL; b) Áreas de ataque y lugares donde se produjeron SEE.

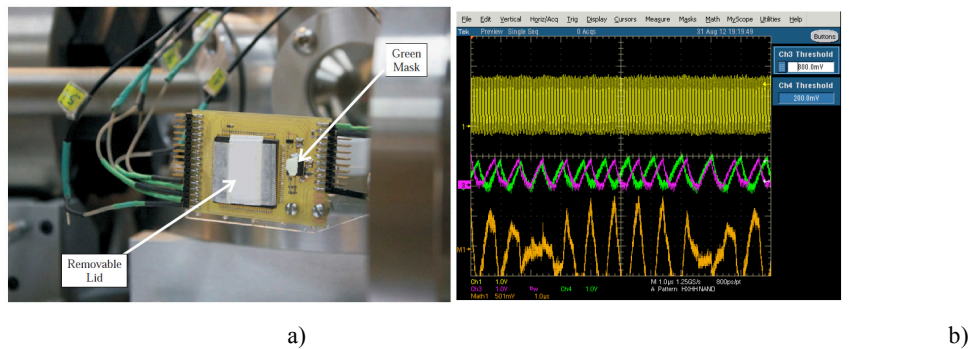


Figura 7: a) Setup experimental para la experimentación con radiación; b) Resultados experimentales del circuito bajo radiación.

Sistemas Integrados para comunicaciones digitales de alta velocidad

En esta área se trabajo sobre dos elementos básicos de los sistemas de comunicaciones, a saber el conversor digital analógico y los transmisores y receptores de señales digitales de alta velocidad en una placa. El trabajo se llevo a cabo en un marco de colaboración con el Laboratorio de Comunicaciones Digitales de Universidad Nacional de Córdoba que posee una basta experiencia en sistemas de comunicaciones basadas en fibra óptica. Durante los últimos cuatro años se formo un becario CONICET de dirección conjunta que realizó los estudios de posgrado en la Universidad Nacional del Sur y que a fines del periodo informado presentó su tesis. La complejidad de los conversores en estas aplicaciones es la velocidad requerida de conversión que supera las capacidades de las tecnologías de integración actuales que pueden ser desarrolladas por un conversor monolítico. Para evitar esta limitación en la literatura se han propuesto soluciones que utilizan múltiples conversores sobre una misma señal separándolos en el tiempo de toma de la muestra de manera de conformar un conversor de mayor velocidad. Esta estructura de conversor se denominan de tiempo entrelazado (TI) e introducen nuevas fuentes de ruido sobre el canal de comunicaciones: a) el desajuste de ganancia entre cada conversor y b) el paso temporal desigual entre cada rama del conversor. Durante este período se desarrolló un conversor de alta velocidad con una estructura TI y se implementaron mecanismos de calibración en “background” que permiten mitigar el error (b) basados en un lazo compensación de baja velocidad y líneas de retardos. En la figura 8 a) se puede ver la arquitectura de bloques del conversor y en 8 b) El sistema de compensación asociado a las celdas de retardo.

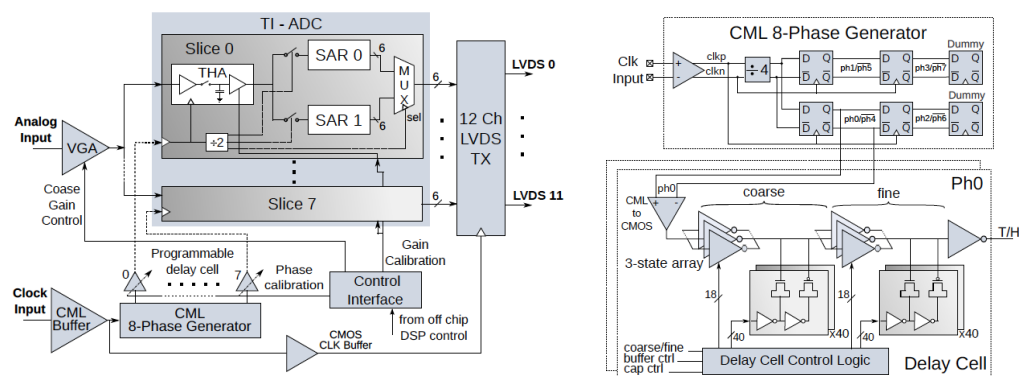


Figura 8: a) Arquitectura de un conversor TI; b) Red de retrasos y su elementos de calibración.

Los trabajos realizados se reportan en la tesis de doctora del Doctor Benjamín Reyes y en las publicaciones [47, 53, 57]

Microinversores para celdas fotovoltaicas

En esta área se está trabajando en la optimización del diseño de convertidores conmutados para paneles solares, expandiendo el análisis a otro tipo de convertidores y desarrollando una metodología para diseñar estos convertidores capaces de extraer el 99% de la potencia disponible en todo momento. Para ellos se estudiaron los efectos del ruido de conmutación en la extracción de potencia de un sistema fotovoltaico.

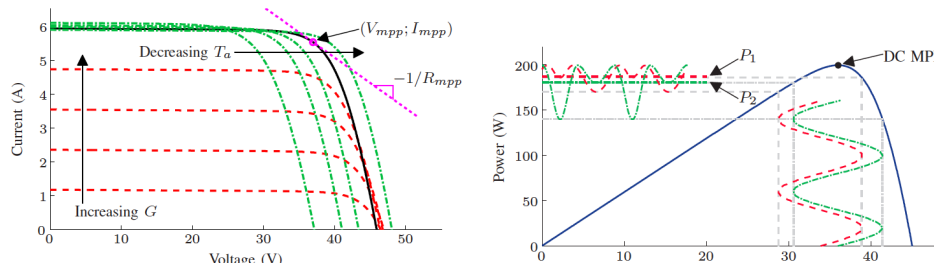


Figura 9: a) Característica I-V de una celda a diferentes irradiaciones; b) Desplazamiento del punto de máxima potencia por el ripple.

Estos resultados se utilizan para optimizar el diseño de convertidores conmutados diferenciales. En [55] se presentan los resultados encontrados y detalle del impacto en la máxima eficiencia.

A continuación se realizaron nuevas propuestas de para el seguimiento del punto de máxima potencia de extracción en paneles solares cuando se utilizan convertidores conmutados diferenciales. Estos resultados se presentaron en [64]

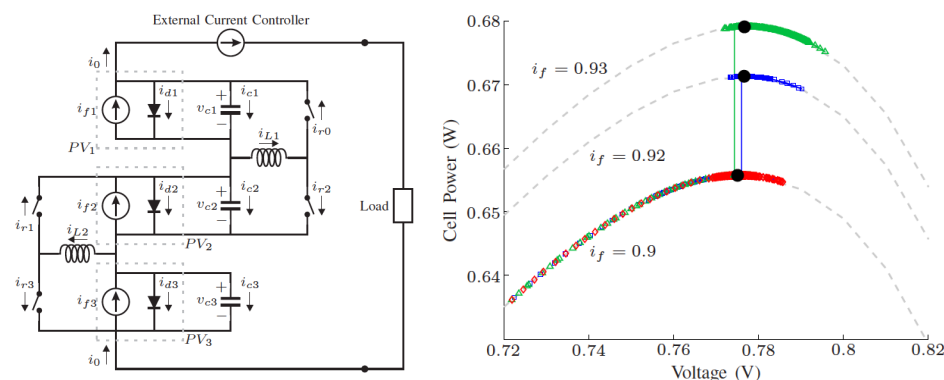


Figura 9: a) Topología del conversor para tres celdas; b) Resultados del control bajo diferentes niveles de radiación.

Neurociencias y evaluación cognitiva

La detección temprana de la enfermedad de Alzheimer (EA) permite extender el tiempo transcurrido entre la aparición de los primeros síntomas y la irrupción de la demencia. De esta manera se puede prolongar una razonable calidad de vida para el paciente y el entorno familiar, como así también reducir el costo asistencial, ya que el mismo se incrementa considerablemente con la evolución de la patología.

Durante la lectura u observación de una imagen, el ojo realiza movimientos sacádicos seguidos de fijaciones en las cuales la información es adquirida para luego ser interpretada por el cerebro. El equipo conocido como eyetracker registra y graba (a) el lugar de fijación ocular de donde se extrae la información, y (b) el tiempo que necesita la persona para procesar la información.

En colaboración con el Departamento de Psicología de la Universidad de Potsdam (Alemania), el Hospital Municipal de Agudos "Leónidas Lucero" de Bahía Blanca y otros profesionales, se desarrolló un método para evaluar el Deterioro Cognitivo Leve (DCL) a partir del modelado del movimiento ocular. La misma permite medir procesos atencionales y el desempeño de la memoria ejecutiva, de la memoria de trabajo, de la memoria semántica y de la memoria de recuperación (retrieval memory). En términos generales, es posible evaluar el desempeño cognitivo de una persona sana como así también detectar deterioro cognitivo producido por otras patologías, además de las ocasionadas por una EA incipiente, como es el caso de depresión. Este hecho es sumamente significativo a los efectos de poder comenzar lo más tempranamente posible con el tratamiento adecuado. La metodología desarrollada permite llevar a cabo una evaluación objetiva (no dependiente del profesional que la efectúa), sin someter a estrés a la persona evaluada (lectura en silencio), no es invasivo (se registran los movimientos oculares con una cámara de video de alta velocidad) y posibilita detectar Deterioro Cognitivo Leve

(DCL) o incipiente. Pudiéndose obtener una valoración numérica de la capacidad cognitiva humana. De esta manera se facilita la determinación de deterioro cognitivo normal por edad del producido por otras patologías neurodegenerativas, y posteriormente el seguimiento longitudinal (temporal periódico). Estos trabajos se inicial con el Lic. Gerardo Fernández en sus estudios de Doctorado bajo mi supervisión compartida y se continúa su desarrollo hasta la actualidad con la reciente presentación de PICT START-UP. Durante el período reportado se presentaron varias publicaciones y presentaciones a congresos [48, 49, 51, 58, 59, 63].

Aplicaciones al medio social y productivo

Se ha continuado con la organización de la Escuela Argentina de Microelectrónica EAMTA (www.eamta.org). Se ha continuado con la publicación de los trabajos en IEEE Xplore, la organización de sesiones especiales para la industria y la realización de competencias de proyectos de desarrollos entre estudiantes apadrinados por empresas. A la fecha, más de 800 estudiantes argentinos han realizado su primer chip durante este evento. En 2013 y 2014 la escuela se realizó en la Universidad Nacional del Rosario y en la Universidad Tecnológica Nacional Facultad Regional de Mendoza.

Se consolidó la ejecución de un proyecto **PICT Internacional**, titulado 3D Gigascale Integrated Circuits for Nonlinear Computation, Filter and Fusion with Applications in Industrial Field Robotics, en colaboración con la Universidad de Johns Hopkins de EEUU, la Universidad de Maryland de EEUU, la Universidad de Sydney de Australia, y el Instituto Tecnológico de Costa Rica. El objetivo de la misma es la investigación sobre estructuras 3D para aplicaciones de sensado y filtrado no lineal a gran escala en ambientes industriales.

Y por último, se ha ejecutado la mayor parte del proyecto **TEAC** (Tecnología Electrónica de Alta Complejidad), de Fonarsec, código **FSTICS 001**, con un monto total de \$32.575.299 para su ejecución. Este proyecto ha sido presentado por un Consorcio Público Privado denominado Tecnópolis Del Sur, compuesto por la Universidad Nacional del Sur, INTI, la Unión Industrial Bahía Blanca (UIBB), el Ente Zona Franca Bahía Blanca Coronel Rosales (EZF), y cuatro empresas de sistemas electrónicos. El proyecto apunta al establecimiento de una plataforma que permita la realización de prototipos de sistemas electrónicos de última generación, para PYMES y emprendedores tecnológicos. Se cuenta con la participación de cuatro grupos de investigación de la UNS (electrónica, comunicación, control y administración de empresas) más el grupo de electrónica e instrumentación del INTI. La Zona Franca provee las instalaciones para el comienzo del proyecto en la Zona Franca de Coronel Rosales, junto al Puerto de Coronel Rosales y en el año 4 se planea el establecimiento del Parque en cercanías del Aeropuerto de Bahía Blanca. Este proyecto demandó un gran esfuerzo durante el período 2013-2014 por parte de varios investigadores y miembros de las instituciones socias. Como acciones principales durante el período se pueden citar las siguientes:

1. Se realizaron las especificaciones de los equipos a incorporar al Parque. Para ello se confeccionaron 9 pliegos de licitaciones públicas nacionales. Los 2 primeros lotes de equipos arribaron al país a comienzos de 2013.
2. Se realizó la licitación pública y ejecución de la obra de adecuación de infraestructura del galpón existente en la zona franca de Coronel Rosales. Previamente, se realizó un anteproyecto para un edificio nuevo, y se obtuvieron las cotizaciones correspondientes.
3. Se mantuvo actualizada la información pertinente al proyecto a través de las redes sociales (<https://www.facebook.com/tecnopolis.delsur>). Cabe aclarar que este proyecto ha despertado el interés de las comunidades de Bahía Blanca y Coronel Rosales.
4. Se incorporaron al proyecto 9 becarios de maestría, con compromiso de incorporación laboral a empresas a su graduación.
5. Se participó de un estudio de prospectiva encargado por la Fundación Argentina de Nanotecnología para la realización de un Chip para la decodificación de TV digital, el cual se canalizó mediante un STAN. Se mantuvo actualizada la información hasta la fecha.
6. Se colaboró con INTI para la instalación en Bahía Blanca del Centro de Micro y Nanoelectrónica del Bicentenario. Se seleccionó el lugar para el funcionamiento (Torre Bicentenario, piso 7), y se seleccionaron los RRHH para su conformación. En su mayoría los integrantes son doctores graduados en microelectrónica del grupo de la UNS.
7. Se realizó una convocatoria, con fondos del proyecto, para Proyectos de Desarrollo Tecnológico (PDT), en colaboración con la Agencia Municipal de Ciencia y Tecnología de Bahía Blanca. A la fecha, se cuenta con 2 proyectos en ejecución de las empresas Pylos y Australtek.

Subsidios en el período

- **Investigador** del Proyecto PICT 2010 Bicentenario de la Agencia Nacional de Promoción Científica y Técnica, “3D Gigascale Integrated Circuits for Nonlinear Computation, Filter and Fusion with Applications in Industrial Field Robotics”, código 2657 para los años 2011-2014. Fecha Inicio: 30/09/2011. **Monto total: \$1.200.000**
- **Investigador** del Proyecto FSTICS 001 de la Agencia Nacional de Promoción Científica y Técnica, “TEAC: Plataforma para la producción de tecnología electrónica de alta complejidad”. Fecha inicio: 21/12/2011. Monto total: \$32.575.299,38; Contraparte privada: \$15.199.813,11; **Monto subsidio: \$18.915.365**

- **Investigador** del Proyecto PAE-PID-2007-00141-de la Agencia Nacional de Promoción Científica y Técnica, "Potenciostato On-Chip para Aplicaciones Bio-Ambientales," 19 Agosto de 2008, Res. 201/2008. **Monto total: \$199.322**. Institución Adoptante: INTI.
- **Investigador** PRH 203 de la Agencia Nacional de Promoción Científica y Técnica, "Formación de una masa crítica de RH en Análisis y Diseño de Micro y Nano, Circuitos, Sistemas, Sensores y Estructuras," 19 Agosto de 2008, Res. 201/2008. **Monto: \$2.076.000**
- **Investigador** del Proyecto PAE 37078 de la Agencia Nacional de Promoción Científica y Técnica, "Nodo para el diseño, fabricación y caracterización de Micro y Nano dispositivos para aplicaciones al área espacial, la seguridad y la salud – Fase 1", 19 Marzo 2008. **Monto subsidio: \$4.871.885**
- **Investigador** del STAN, "Estudio de Factibilidad Técnico-Económica para el diseño de un SOC (Sistema en Chip) decodificador de la norma ISDB-T (ST696)", Res. 1429, 9 de Mayo de 2012. **Monto subsidio: \$100.127**
- **Investigador Responsable** del Proyecto PID-2011-009 de la Agencia Nacional de Promoción Científica y Técnica, "PID Bolsa Cereales 2011-0009 Red de Sensores para Monitoreo de Variables Ambientales destinada a brindar soporte tecnológico en la Actividad Agropecuaria de las provincias de Buenos Aires y La Pampa.". **Monto total: \$ 818.218**.
Institución Adoptante: Bolsa de Cereales de Bahía Blanca
- **Investigador** del Proyecto, "Conciencia de la situación completa en escenarios de tráfico complejos y posicionamiento ubicuo", 32-64-195, Diciembre de 2014. **Monto subsidio: \$200.000**

Referencias

- [1] L. O. Chua and L. Yang, "Cellular neural networks: Theory," *IEEE Trans. Circuits Syst. I*, vol. CAS-35, pp. 1257--1272, October 1988.
- [2] R. Dominguez-Castro, S. Espejo, A. Rodríguez-Vázquez, R. A. Carmona, P. Földesy, Ákos Zarándy, P. Szolgay, T. Szirányi, and T. Roska, "A 0.8-um CMOS two-dimensional programmable mixed-signal focal-plane array processor with on-chip binary imaging and instruction storage," *IEEE Journal of solid-states circuits*, vol. 32, pp. 1013--1026, 1997.
- [3] A. E. Gamal, D. Yang, and B. Fowler, "Pixel level processing — why?, what?, and how?," in *Proceedings of the SPIE Electronic Imaging '99 conference*, vol. 3650, (San Jose C.A., United States of America), 1999.
- [4] S. Kleinfelder, S. Lin, X. Liu, and A. E. Gamal, "A 10000 frames/s CMOS digital pixel sensor," *IEEE Journal of solid-states circuits*, Vol. 36, pp. 2049--2059, December 2001.
- [5] P. Julián, R. Dogaru, and L. O. Chua, "A piecewise-linear simplicial coupling cell for CNN gray-level image processing," *IEEE Trans. Circuits Syst. I*, vol. 49, pp. 904--913, July 2002.
- [6] P. S. Mandolesi, P. Julian, A. G. Andreou, "A scalable and programmable simplicial CNN digital pixel processor architecture," *IEEE Trans. Circuits and Systems – I: Regular Papers*, Vol. 51, No. 5, pp. 988-996, Mayo 2004. ISSN: 1057-7122.
- [7] M. Di Federico, "CIRCUITOS INTEGRADOS DE ALTO DESEMPEÑO PARA VISION CON PROCESAMIENTO BASADO EN REDES CELULARES", Tesis Doctoral, Dto. Ing. Eléctrica y Computadoras, UNS, Marzo de 2011.
- [8] L. O. Chua, "CNN: A vision of complexity," *Int. Journal of Bif. And Chaos*, vol. 7, pp. 2219--2425, October 1997. Special issue on Visions of Nonlinear Science in the 21st Century.
- [9] P. S. Mandolesi, P. Julian, A. G. Andreou, "A simplicial CNN visual processor in 3D SOI-CMOS," in *Proc. IEEE International Symposium on Circuits and Systems (ISCAS'2006)*, Kos, Greece, May 2006, pp. 1311-1314.
- [10] Ch Chong and S.P. Kumar, "Sensor Networks: Evolution, Opportunities and Challenges", *Proc. IEEE*, Vol. 91, No. 8, pp. 1247-1256, Aug. 2003.
- [11] C. H. Knapp and G. C. Carter, "The Generalized Correlation Method For Estimation Of Time Delay," *IEEE Trans. Acoustics, Speech, Signal Processing*, August 1976, vol. ASSP-24, pp. 320-327.
- [12] G. C. Carter, "Time delay estimation for passive sonar signal processing," *IEEE Trans. Acoustics, Speech, Signal Processing*, vol. ASSP-29, June 1981, pp. 463-470.
- [13] G. Cauwenberghs, M. Stanacevic, and G. Zweig, "Blind broadband source localization and separation in miniature sensor arrays," in *Proc. Of International Symposium on Circuits and Systems (ISCAS)*, 2001, vol. III, pp. 193-196.
- [14] S. Shamma, N. Shen, and P. Gopalaswamy, "Stereois: Binaural processing without neural delays," *J. Acoust. Soc. Am.*, 1989, vol. 86, pp. 989-1006.
- [15] P. Julián, A. G. Andreou, G. Cauwenberghs, L. Riddle, A. Shamma, "A Comparative Study of Sound Localization Algorithms for Energy Aware Sensor Network Nodes", *IEEE Trans. Circuits and Systems – I: Regular Papers*, Vol. 51, No. 4, pp. 640-648, Abril 2004. ISSN: 1057-7122
- [16] A. Chacon Rodriguez, L. Shuo, M. Stanacevic, L. Rivas, P. Julián, "Low power switched capacitor implementation of discrete Haar wavelet transform," in *Proc. of the IEEE Latin American Symposium on Circuits and Systems, LASCAS 2012*, México, pp. 1-4, 2012.
- [17] Tesis Doctoral, "CIRCUITOS INTEGRADOS DE BAJO CONSUMO PARA DETECCION Y LOCALIZACION DE DISPAROS DE ARMAS DE FUEGO", Ing. Alfonso Chacón Rodríguez; Facultad de Ingeniería, Universidad Nacional de Mar del Plata; Mayo de 2009.
- [18] A. Chacón-Rodríguez, P. Julián, L. Castro, P. Alvarado, N. Hernández, "Evaluation of Gunshot detection algorithms", *IEEE Trans. Circuits and Systems – I: Regular Papers*, Vol. 58, No. 2, pp. 363-373, Feb. 2011. ISSN: 1057-7122.
- [19] M. Parodi, M. Storace, P. Julián, "Synthesis of multiport resistors with piecewise-linear characteristics: A mixed-signal architecture", *Int. Journal on Circuit Theory and Applications*, Vol. 33, No. 4, pp. 307-319, July 2005. ISSN: 0098-9886.
- [20] P. Julián, A. Desages, O. Agamennoni, "High Level Canonical Piecewise Linear Representation Using a Simplicial Partition," *IEEE Transactions on Circuits and Systems*, vol. 46, No. 4, pp. 463-480, Abril 1999. ISSN: 1057-7122.
- [21] G. Stuarts, P. Julián, "Correction to Analysis of time delay difference due to parametric mismatch in matched filter channels," *Actas de la Escuela Argentina de Microelectrónica, Tecnología y Aplicaciones*, Vol. 1, No. 1, pp. 116-117, Aug. 11-12, 2012, (editado en CD) ISBN 978-9-8716-2093-7.
- [22] G. Stuarts, P. Julian, "Matched dual-channel front-end preamplifier for differential time delay measurements," *Electronics Letters*, vol.48, no.3, pp.149-150, February 2, 2012. ; ISSN: 0013-5194.

- [23] G. Stuarts, P. Julian, "Analysis of time delay difference due to parametric mismatch in matched filter channels," enviado a IEEE Trans. On Circuits and Systems I, Marzo 2013.
- [24] Tesis Doctoral, *ANÁLISIS Y DISEÑO DE CIRCUITOS INTEGRADOS MIXTOS PARA LA ESTIMACIÓN DE RETRASOS TEMPORALES*, Ing. Guillermo Stuarts; Departamento de Ingeniería Eléctrica y Computadoras, Universidad Nacional del Sur; Programa de Doctorado en Ingeniería de la Universidad Nacional del Sur; 30 de Marzo de **2012**.
- [25] J. A. Rodríguez, V. M. Jiménez Fernandez, P. Julián, O. Agamennoni, O. Lifschitz, "VLSI Microprocessor Architecture for a Simplicial PWL Function Evaluation Core," Actas de la Escuela Argentina de Microelectrónica, Tecnología y Aplicaciones: Trabajos Regulares, Vol. 1, No. 1, pp. 55-60, Sept. 2008, (editado en CD) ISBN 978-987-655-003-1.
- [26] J. A. Rodríguez, O. D. Lifschitz, V. M. Jiménez-Fernandez, P. Julián, O. Agamennoni, "Application specific processor for piecewise linear computation", IEEE Trans. Circuits and Systems – I: Regular Papers, Vol. 58, No. 5, pp. 971-981, **2011**. ISSN: 1057-7122.
- [27] V. Jiménez Fernandez, A. Rodríguez, P. Julián, O. Agamennoni, "Evaluation Algorithm for a Decomposed Simplicial Piecewise-Linear Formulation," Journal of Applied Research and Technology, Vol. 6, No. 3, pp. 159-169, 2008; ISSN: 1665-6423.
- [28] O. D. Lifschitz, J. A. Rodríguez, P. Julián, O. Agamennoni, "Post-silicon Validation Procedure for a PWL ASIC Microprocessor Architecture", IEEE Latin America Transactions, Vol. 9, No. 4, Jul. **2011**, pp. 492-497. ISSN: 1548-0992
- [29] O. Lifschitz, P. Julián, O. Agamennoni "Accuracy Analysis for on-chip digital PWL realization" in Proc. RPIC Universidad Nacional de Entre Ríos, pp. 429-434, **2011**.
- [30] Rodríguez J. A., Julián, P., Andreou A. G., "Frame and aritmética pipelining for a radix-4 FFT streamed core," Actas de la Escuela Argentina de Microelectrónica, Tecnología y Aplicaciones, Vol. 1, No. 1, pp. 112-116, Sept. 2010, (editado en CD) ISBN 978-9-8716-2015-9.
- [31] M. Di Federico, P. Mandolesi, P. Julián, A. G. Andreou, "Experimental Results of a Simplicial CNN Digital Pixel Processor", Electronics Letters, Vol. 44, No. 1, pp. 27-29, 2008. ISSN: 0013-5194.
- [32] M. Di Federico, T. Poggi, P. Julian, M. Storace, "Integrated Circuit Implementation of multi-dimensional piecewise-linear functions", Digital Signal Processing, Elsevier, online, Feb. 2010. ISSN: 1051-2004.
- [33] J. A. Rodríguez, O. Lifschitz, P. Julián, "PWL Silicon Validation", MOSIS Fabrication Report, Design number 79124, Fab-ID T84FBX, Noviembre de 2008.
- [34] V. Jiménez Fernandez, A. Rodríguez, P. Julián, O. Agamennoni, "Evaluation Algorithm for a Decomposed Simplicial Piecewise-Linear Formulation," Journal of Applied Research and Technology, Vol. 6, No. 3, pp. 159-169, 2008; ISSN: 1665-6423.
- [35] J. A. Rodríguez, O. D. Lifschitz, V. M. Jiménez-Fernandez, P. Julián, O. Agamennoni, "Application specific processor for piecewise linear computation", IEEE Trans. Circuits and Systems – I: Regular Papers, Vol. 58, No. 5, pp. 971-981, **2011**. ISSN: 1057-7122.
- [36] Tesis Doctoral, "DISEÑO E IMPLEMENTACION DE NUCLEOS DE PROCESAMIENTO EN CIRCUITOS INTEGRADOS VLSI", Ing. Juan Agustín Rodríguez; Departamento Ciencias de la Computación, Universidad Nacional del Sur; Programa de Doctorado en Ingeniería de la Universidad Nacional del Sur; 29 de Marzo de **2012**.
- [37] Tesis Doctoral, *CÁMARA CMOS PROGRAMABLE CON PROCESAMIENTO PARALELO SOBRE EL PLANO FOCAL*, Ing. Pablo S. Mandolesi; Departamento de Ingeniería Eléctrica y Computadoras, Universidad Nacional del Sur; Programa de Doctorado en Ingeniería de la Universidad Nacional del Sur; 14 de Septiembre de 2007. Director: Dr. Pedro Julián.
- [38] Tesis Doctoral, *DISEÑO DE UNA RED CELULAR NEURONAL SIMPLICIAL (S-CNN) PARA PROCESAMIENTO DIGITAL DE IMAGENES*, M. C. Williams Ortiz Martínez; Instituto Nacional de Astrofísica, Óptica y Electrónica, México, Programa de Doctorado en Ciencias en la especialidad de Electrónica; 26 de Marzo de **2012**.
- [39] D. Knuth, The Art of Computer Programming, Ed. Addison Wesley, Vol. 3, 1998.
- [40] Tesis Doctoral, *CIRCUITOS INTEGRADOS DE BAJO CONSUMO PARA APLICACIONES EN SISTEMAS BIOMÉDICOS*, Ing. Pablo Pareja Obregón; Departamento de Ingeniería Eléctrica y Computadoras, Universidad Nacional del Sur; Programa de Doctorado en Ingeniería de la Universidad Nacional del Sur; 30 de Marzo de **2012**.
- [41] P. D. P. Obregón, A. Falcón, M. Di Federico, P. S. Mandolesi, P. M. Julián, "Sensor Network for Endotracheal Pressure Measurements in Hospital Environments", IEEE Latin America Transactions, Vol. 9, No. 4, Jul. **2011**, pp. 498-502. ISSN: 1548-0992
- [42] M. Cipolletti, F. N. Martín Pirchio, S. Sañudo, P. Julián, W. Villalba, F. Masson, P. S. Mandolesi "A Wireless Sensor Network for Endotracheal Tube Cuff Pressure Monitoring," Latin American Applied Research, Vol. 31, No. 1, pp. 27-32, 2009. ISSN:0327-0793.
- [43] S. Sondón, F. Palumbo, P. Mandolesi, M. Alurralde, P. Julián, A. Filevich, "Radiation Damage of High Voltage MOS Transistors Induced by 10 MeV Protons", Proc. XV IBERCHIP 2009, Marzo 2009, Ed. Fernando G. Tinetti, Buenos Aires, Argentina, pp. 391-394. ISBN 978-987-9486-09-02.
- [44] S. Sondón, F. Palumbo, P. Mandolesi, M. Alurralde, P. Julián, A. Filevich, "Radiation Damage Characterization of Digital Integrated Circuits", 10th Latin American Test Workshop, Brasil, 2009, ISBN: 978-1-4244-4206-5.
- [45] G. San Martín, P. Julián, P. S. Mandolesi, G. O. Ybarra, O. A. Aymonino, "Noise characterization of a BOD electrochemical sensor," in Proc. EAMTA **2011**, Vol. 1, No. 1, pp. 102-107.
- [46] S. Sondon, P. Mandolesi, F. Masson, P. Julián, F. Palumbo, "A Dual Core Low Power Microcontroller with openMSP430 Architecture for High Reliability Lockstep Applications Using a 180 nm High Voltage Technology Node", in Proc. LASCAS 2013, Feb. 27 –March 1 **2013**, Cusco, Perú.
- [47] Benjamín T. Reyes; German Paulina; Raúl Sanchez; Pablo Mandolesi; Mario Hueda. A 2GS/s 6-bit CMOS Time-Interleaved ADC for Analysis of Mixed-Signal Calibration Techniques. *ANALOG INTEGRATED CIRCUITS AND SIGNAL PROCESSING*. Berlin: SPRINGER. 2015 vol. n°. p - . issn 0925-1030.
- [48] Gerardo Fernández; Facundo Manes; Nora P. Rotstein; Oscar Colombo ; Pablo Mandolesi ; Luis E. Politi; Osvaldo Agamennoni . Lack of contextual-word predictability during reading in patients with mild Alzheimer disease. *NEUROPSYCHOLOGIA*. Amsterdam: PERGAMON-ELSEVIER SCIENCE LTD. 2014 vol.62 n°. p143 - 151. issn 0028-3932.
- [49] Gerardo Fernández; Jochen Laubrock; Pablo Mandolesi; Oscar Colombo; O. Agamennoni. Registering eye movements during reading in Alzheimers disease: Difficulties in predicting upcoming words. *JOURNAL OF CLINICAL AND EXPERIMENTAL NEUROPSYCHOLOGY*. Londres: TAYLOR & FRANCIS INC. 2014 vol.36 n°3. p302 - 316. issn 1380-3395.

- [50] M. Di Federico; Pedro Julián; P. Mandolesi. SCDVP: A Simplicial CNN Digital Visual Processor. *IEEE TRANSACTIONS ON CIRCUITS AND SYSTEMS I-REGULAR PAPERS*. New York: IEEE-INST ELECTRICAL ELECTRONICS ENGINEERS INC. 2014 vol.61 n°7. p1962 - 1969. issn 1549-8328.
- [51] Gerardo Fernández; Pablo S. Mandolesi; Nora P. Rotstein; Oscar Colombo; O. Agamennoni; Luis Politi. Eye Movement Alterations During Reading in Patients With Early Alzheimer Disease. *Investigative Ophthalmology & Visual Science*.: ARVO. 2013 vol.54 n°13. p8345 - 8352. issn 1552-5783.
- [52] P. Mandolesi; Joel Gak; Alfredo Arnaud. A Safe MOSFET Driver for Stimulation of Biological Tissue. Uruguay. Montevideo. 2015. Libro. Artículo Completo. Congreso. 6th IEEE Latin American Symposium on Circuits and Systems.
- [53] R. Sanchez; L. Tealdi; P. S. Mandolesi; B. T. Reyes; E. Labat; M. R. Hueda; G. Paulina. A 6-bit 2GS/s CMOS Time-Interleaved ADC for Analysis of Mixed-Signal Calibration Techniques. Chile. Santiago. 2014. Libro. Artículo Completo. Congreso. IEEE 5th Latin American Symposium on Circuits and Systems (LASCAS), 2014.
- [54] P. Mandolesi; F. Dualibe; Soto, A.J. ; A. Oliva; Lindstrom, E.O. Design and simulation of the control architecture of a fully integrated Single Inductor Multiple output (SIMO) DC-DC converter. Argentina. Buenos Aires. 2014. Libro. Artículo Completo. Conferencia. Argentinean Conference on Micro-Nanoelectronics, Technology and Applications (EAMTA),.
- [55] P. Mandolesi; Ceci, J.G. ; A. Oliva. Ripple effect on photovoltaic power extraction. Argentina. Buenos Aires. 2014. Libro. Artículo Completo. Conferencia. Argentine Conference on Micro-Nanoelectronics, Technology and Applications (EAMTA).
- [56] M. Di Federico; P. Mandolesi; P. Julian; A. G. Andreou. Fully functional fine-grain vertically integrated 3D focal plane neuromorphic processor. Canadá. Millbrae. 2014. Libro. Artículo Completo. Congreso. SOI-3D-Subthreshold Microelectronics Technology Unified Conference (S3S), 2014 IEEE.
- [57] L. Tealdi; M. R. Hueda; Benjamín T. Reyes; E. Labat; G. Paulina; P Mandolesi. A 1.6gb/s cmos lvds transmitter with a programmable pre-emphasis system. Chile. Santiago. 2014. Libro. Artículo Completo. Congreso. IEEE 5th Latin American Symposium on Circuits and Systems (LASCAS 2014). IEEE
- [58] O. Agamennoni; G. Fernandez; O. Colombo; M. Schumacher; L. Castro; P. Mandolesi. Testing of predictability e_ect during reading in patients with probable alzheimer disease. Suecia. Lund. 2013. Libro. Artículo Completo. Conferencia. 17th EUROPEAN CONFERENCE ON EYE MOVEMENTS.
- [59] P. Mandolesi; O. Agamennoni; G. Fernandez; O. Colombo; M. Schumacher; L. Castro. Eye movement behavior during reading in patients with probable alzheimer disease. Suecia. Lund. 2013. Libro. Artículo Completo. Congreso. 17th EUROPEAN CONFERENCE ON EYE MOVEMENTS.
- [60] F. Dualibe; A. Oliva; A. Soto; P. Mandolesi; E. Lindstrom. Fully integrated single-inductor multiple-output (simo) dc-dc converter in cmos 65 nm technology. Perú. cuzco. 2013. Libro. Artículo Completo. Conferencia. IEEE Fourth Latin American Symposium on Circuits and Systems (LASCAS), 2013.
- [61] Félix Palumbo; P. Mandolesi; F. Nesprias; S. Sondon; Mario Debray; P. Julian; Jorge Davidson; A. Falcon; N. Vega. Diagnose of radiation induced single event effects in a PLL using a heavy ion microbeam. Argentina. Cordoba. 2013. Libro. Artículo Completo. Workshop. 14th Latin American Test Workshop (LATW), 2013.
- [62] P. Mandolesi; Soto, A.J.; A. Oliva. ASIC for isolated power inverters. Argentina. Córdoba. 2013. Libro. Artículo Completo. Conferencia. Argentine Conference on Micro-Nanoelectronics, Technology and Applications (EAMTA).
- [63] O. Agamennoni; L. Castro; G. Fernandez; O. Colombo; P. Mandolesi. Evaluation of cognitive impairment through the analysis of eye movements during reading. Argentina. San Carlos de Bariloche. 2013. Libro. Artículo Completo. Congreso. XV Reunión de Trabajo en Procesamiento de la Información y Control (RPIC).
- [64] Chiacchiarini, H.G. ; P Mandolesi; Ceci, J.G.; A. Oliva. Individual Solar Cells Balance for Maximum Power Extraction in Series Arrays. Argentina. Bariloche. 2014. Libro. Artículo Completo. Congreso. Biennial Congress of Argentina (ARGENCON), 2014 IEEE. IEEE Argentina

7. TRABAJOS DE INVESTIGACION REALIZADOS O PUBLICADOS EN ESTE PERIODO.

7.1 PUBLICACIONES. Debe hacer referencia exclusivamente a aquellas publicaciones en las que haya hecho explícita mención de su calidad de Investigador de la CIC (Ver instructivo para la publicación de trabajos, comunicaciones, tesis, etc.). Toda publicación donde no figure dicha mención no debe ser adjuntada porque no será tomada en consideración. A cada publicación, asignarle un número e indicar el nombre de los autores en el mismo orden que figuran en ella, lugar donde fue publicada, volumen, página y año. A continuación, transcribir el resumen (abstract) tal como aparece en la publicación. La copia en papel de cada publicación se presentará por separado. Para cada publicación, el investigador deberá, además, aclarar el tipo o grado de participación que le cupo en el desarrollo del trabajo y, para aquellas en las que considere que ha hecho una contribución de importancia, deberá escribir una breve justificación.

Revistas

1. GERARDO FERNÁNDEZ; FACUNDO MANES; NORA P. ROTSTEIN; OSCAR COLOMBO ; PABLO MANDOLESI; LUIS E. POLITI; OSVALDO AGAMENNONI . Lack of contextual-word predictability during reading in patients with mild Alzheimer disease. *NEUROPSYCHOLOGIA*. Amsterdam: PERGAMON-ELSEVIER SCIENCE LTD. 2014 vol.62 n°. p143 - 151. issn 0028-3932.

Resumen:

In the present work we analyzed the effect of contextual word predictability on the eye movement behavior of patients with mild Alzheimer disease (AD) compared to age-matched controls, by using the eyetracking technique and lineal mixed models. Twenty AD patients and 40 age-matched controls participated in the study. We first evaluated gaze duration during reading low and highly predictable sentences. AD patients showed an increase in gaze duration, compared to controls, both in sentences of low or high predictability. In controls, highly predictable sentences led to shorter gaze durations; by contrary, AD patients showed similar gaze durations in both types of sentences. Similarly, gaze duration in controls was affected by the cloze predictability of word N and N+1, whereas it was the same in AD patients. In contrast, the effects of word frequency and word length were similar in controls and AD patients. Our results imply that contextual-word predictability, whose processing is proposed to require memory retrieval, facilitated reading behavior in healthy subjects, but this facilitation was lost in early AD patients. This loss might reveal impairments in brain areas such as those corresponding to working memory, memory retrieval, and semantic memory functions that are already present at early stages of AD. In contrast, word frequency and length processing might require less complex mechanisms, which were still retained by AD patients. To the best of our knowledge, this is the first study measuring how patients with early AD process well-defined words embedded in sentences of high and low predictability. Evaluation of the resulting changes in eye movement behavior might provide a useful tool for a more precise early diagnosis of AD.

2. **GERARDO FERNÁNDEZ; JOCHEN LAUBROCK; PABLO MANDOLESI; OSCAR COLOMBO; O. AGAMENNONI.** Registering eye movements during reading in Alzheimers disease: Difficulties in predicting upcoming words. **JOURNAL OF CLINICAL AND EXPERIMENTAL NEUROPSYCHOLOGY.** Londres: TAYLOR & FRANCIS INC. 2014 vol.36 n°3. p302 - 316. issn 1380-3395.

Resumen:

Reading requires the fine integration of attention, ocular movements, word identification, and language comprehension, among other cognitive parameters. Several of the associated cognitive processes such as working memory and semantic memory are known to be impaired by Alzheimer's disease (AD). This study analyzes eye movement behavior of 18 patients with probable AD and 40 age-matched controls during Spanish sentence reading. Controls focused mainly on word properties and considered syntactic and semantic structures. At the same time, controls' knowledge and prediction about sentence meaning and grammatical structure are quite evident when we consider some aspects of visual exploration, such as word skipping, and forward saccades. By contrast, in the AD group, the predictability effect of the upcoming word was absent, visual exploration was less focused, fixations were much longer, and outgoing saccade amplitudes were smaller than those in controls. The altered visual exploration and the absence of a contextual predictability effect might be related to impairments in working memory and long-term memory retrieval functions. These eye movement measures demonstrate considerable sensitivity with respect to evaluating cognitive processes in Alzheimer's disease. They could provide a user-friendly marker of early disease symptoms and of its posterior progression.

3. **M. DI FEDERICO; PEDRO JULIÁN; P. MANDOLESI.** SCDVP: A Simplicial CNN Digital Visual Processor. **IEEE TRANSACTIONS ON CIRCUITS AND SYSTEMS I-REGULAR PAPERS.** New York: IEEE-INST ELECTRICAL ELECTRONICS ENGINEERS INC. 2014 vol.61 n°7. p1962 - 1969. issn 1549-8328.

Resumen:

In this work we present a programmable and reconfigurable single instruction multiple data (SIMD) visual processor based on the S-CNN architecture, namely, the Simplicial CNN Digital Visual Processor (SCDVP), oriented to high-performance low-level image processing. The cells in the array have a selectable neighborhood configuration and several registers, which provide the chip with extended spatial and temporal processing capabilities, in particular optical flow. A prototype 64 × 64 cell chip with two program memories and a column adder was fabricated in a 90 nm technology, which running at 133 MHz delivers 105.5 GOPS. The calculation at the cell level is performed with time coded signals and the program memory is located outside the array. This produces a very efficient realization in terms of area: 53.8 GOPS per mm², which outperforms all results reported so far. We show that even after normalization, to account for technology scaling, the proposed architecture is the most efficient among all reported digital processors. Computation performance to power ratio also exceeds all previous results with 817.8 GOPS/W. Experimental results of the working chip are reported.

4. **GERARDO FERNÁNDEZ; PABLO S. MANDOLESI; NORA P. ROTSTEIN; OSCAR COLOMBO; O. AGAMENNONI; LUIS POLITI.** Eye Movement Alterations During Reading in Patients With Early Alzheimer Disease. **Investigative Ophthalmology & Visual Science.** ARVO. 2013 vol.54 n°13. p8345 - 8352. issn 1552-5783.

Resumen:

Eye movements follow a reproducible pattern during normal reading. Each eye movement ends up in a fixation point, which allows the brain to process the incoming information and to program the following saccade. Alzheimer disease (AD) produces eye movement abnormalities and disturbances in reading. In this

work, we investigated whether eye movement alterations during reading might be already present at very early stages of the disease.

Congresos Nacional e Internacionales

1. **R. SANCHEZ; L. TEALDI; P. S. MANDOLESI; B. T. REYES; E. LABAT; M. R. HUEDA; G. PAULINA. A 6-bit 2GS/s CMOS Time-Interleaved ADC for Analysis of Mixed-Signal Calibration Techniques. Chile. Santiago. 2014. Libro. Artículo Completo. Congreso. IEEE 5th Latin American Symposium on Circuits and Systems (LASCAS), 2014.**

Resumen:

A 6-bit 2-GS/s time interleaved (TI) successive approximation register (SAR) analog-to-digital converter (ADC) is designed and fabricated in a 0.13 μm CMOS process. The architecture uses 8 time-interleaved track-and-hold amplifiers (THA), and 16 SAR ADC's. The chip includes (i) a programmable delay cell array to adjust the interleaved sampling phase, and (ii) a 12 Gbps low voltage differential signaling (LVDS) interface. These blocks make the fabricated ADC an excellent platform to evaluate mixed-signal calibration techniques, which are of great interest for application in high-speed optical systems. Measurements of the fabricated ADC show 33.9 dB of peak signal-to-noise-and-distortion ratio (SNDR) and 192 mW of power consumption at 1.2 V.

2. **P. MANDOLESI; F. DUALIBE; SOTO, A.J. ; A. OLIVA; LINDSTROM, E.O. Design and simulation of the control architecture of a fully integrated Single Inductor Multiple output (SIMO) DC-DC converter. Argentina. Buenos Aires. 2014. Libro. Artículo Completo. Conferencia. Argentinean Conference on Micro-Nanoelectronics, Technology and Applications (EAMTA),.**

Resumen:

In the nanoscale technologies, the on-chip Power Management design strategy as a part of a System on Chip is becoming extremely important. Because the value of integrated passive components are low the DC-DC converter operates at a switching frequency as high as 200 MHz. The control architecture of a fully integrated Single-Inductor Multiple-Outputs boost like converter in a CMOS 65 nm technology is presented in this paper. The DC-DC converter counts with a step-up and a step-down outputs, but it can be easily extended to more outputs. The circuit implementation of each converter's blocks and the complete system simulation results are presented in this paper.

3. **P. MANDOLESI; CECI, J.G. ; A. OLIVA. Ripple effect on photovoltaic power extraction. Argentina. Buenos Aires. 2014. Libro. Artículo Completo. Conferencia. Argentine Conference on Micro-Nanoelectronics, Technology and Applications (EAMTA).**

Resumen:

A method for selecting passive component values for an architecture of distributed power converters that optimize the power extraction from a photovoltaic (PV) device (module, substring, etc.) is proposed in this paper. One of the main factors affecting power extraction efficiency is switching ripple. A technique to determine the switching ripple that propagates from the ladder converter to the PV device is discussed and validated through parametric simulations. A minimum 99% extraction efficiency is obtained selecting the passive components to limit the maximum current or voltage ripples to approximately 10% of the maximum power point (MPP) current or voltage value, respectively.

4. **M. DI FEDERICO; P. MANDOLESI; P. JULIAN; A. G. ANDREOU. Fully functional fine-grain vertically integrated 3D focal plane neuromorphic processor. Canadá. Millbrae. 2014. Libro. Artículo Completo. Congreso. SOI-3D-Subthreshold Microelectronics Technology Unified Conference (S3S), 2014 IEEE.**

Resumen:

This paper presents the first fully functional fine-grain 3D vertically integrated focal plane system processor, implemented in the 3D interconnection technology of Tezzaron Semiconductors. The processor consists of an array of cells, auxiliary structures and general purpose blocks. The chip can acquire video and apply a series of image processing tasks to each frame employing local computation among cells. The chip has been successfully tested at 50Mhz.

5. **L. TEALDI; M. R. HUEDA; BENJAMÍN T. REYES; E. LABAT; G. PAULINA; P. MANDOLESI. A 1.6gb/s cmos lvds transmitter with a programmable pre-emphasis system. Chile. Santiago. 2014. Libro. Artículo Completo. Congreso. IEEE 5th Latin American Symposium on Circuits and Systems (LASCAS 2014). IEEE**

Resumen:

A 12 parallel low voltage differential signaling (LVDS) transmitter fabricated in 0.13 μm CMOS is presented. Each LVDS channel can operate over 1.6 Gb/s and includes a programmable pre-emphasis circuit designed to reduce the data-dependent jitter (DDJ) caused by different lengths of PCB traces. Experimental results of the fabricated LVDS confirm the correct operation of the programmable pre-

equalization circuit. The power consumption and area per channel is less than 20 mW and 0.084 mm², respectively.

6. **CHIACCHIARINI, H.G. ; P MANDOLESI; CECI, J.G.; A. OLIVA. Individual Solar Cells Balance for MaximumPower Extraction in Series Arrays. Argentina. Bariloche. 2014. Libro. Artículo Completo. Congreso. Biennial Congress of Argentina (ARGENCON), 2014 IEEE. IEEE Argentina**

Resumen:

Ladder converter architectures offer substantial improvements compared to traditional solutions since each converter only needs to process the power difference between series connected photovoltaic (PV) devices (module, substring, cells). A strategy for balancing the current produced by each cell is studied in this work, using a group of DC-DC buck-boost converters. A controller capable of profiting from the distributed structure and tracking the maximum power point (MPP) is proposed. Simulation results show that the control strategy effectively drives the system to the optimum operating point even when there are changes on the cell illumination.

7. **O. AGAMENNONI; G. FERNANDEZ; O. COLOMBO; M. SCHUMACHER; L. CASTRO; P. MANDOLESI. Testing of predictability effect during reading in patients with probable alzheimer disease. Suecia. Lund. 2013. Libro. Artículo Completo. Conferencia. 17th EUROPEAN CONFERENCE ON EYE MOVEMENTS.**

Resumen:

Studies measuring how patients with probable Alzheimer disease process well defined words in high and low predictability sentences are, at our knowledge, inexistent. In the present study we examined eye movement behavior during reading of 18 AD versus 40 age-matched Control using the eyetracking technique. Independently of what kind of sentence they were reading, AD did not report a differentiated processing relating to upcoming words. Quite the contrary, incoming word predictions influenced fixation duration in Control and as consequence they showed a well differentiated word processing during reading high predictability sentences. In AD, visual exploration was less focused; fixations were much longer and saccade amplitudes were smaller than in Control. Our results suggest that the altered visual exploration and the absence of word predictability effects might be related to impairments in working memory, memory retrieval, and semantic memory functions. These eye movement measures demonstrate considerable sensitivity with respect to evaluating cognitive processes in a early stage of AD.

8. **P. MANDOLESI; O. AGAMENNONI; G. FERNANDEZ; O. COLOMBO; M. SCHUMACHER; L. CASTRO. Eye movement behavior during reading in patients with probable alzheimer disease. Suecia. Lund. 2013. Libro. Artículo Completo. Congreso. 17th EUROPEAN CONFERENCE ON EYE MOVEMENTS.**

Resumen:

Reading is an everyday activity requiring the integration of several central cognitive subsystems ranging from attention and oculomotor control to word identification and language comprehension. Several of the associated cognitive processes such as working memory and retrieval memory are known to be impaired in Alzheimer's disease (AD). This study analyzes eye movement behavior of 18 patients with probable AD and 40 age-matched Controls during Spanish sentence reading. Controls were found to focus on word properties and consider syntactic and semantic structures; effects of word frequency, length, and cloze predictability on reading times indicate local processing of fixated words. Besides, Control's knowledge about sentence meaning and grammatical structure is quite evident when we consider visual exploration. In the AD group, visual exploration was less focused; fixations were much longer and saccade amplitudes were smaller than in Controls. In addition, the upcoming word predictability effect was absent in the AD group. The altered visual exploration might be related to impairments in working memory and long term memory retrieval functions. These eye movement measures demonstrate considerable sensitivity with respect to evaluating cognitive processes in Alzheimer. They could provide a userfriendly marker of very early disease symptoms and of its posterior progression.

9. **P MANDOLESI; FELIX PALUMBO; FAVIO MASSON; S. SONDON; PEDRO JULIÁN. A dual core low power microcontroller with openMSP430 architecture for high reliability lockstep applications using a 180 nm high voltage technology node. Perú. cuzco. 2013. Libro. Artículo Completo. Conferencia. 2013 IEEE Fourth Latin American Symposium on Circuits and Systems (LASCAS), 2013.**

Resumen:

System and physical design of a dual core low power microcontroller based on an openMSP430 architecture is reported in this work. The system includes an on-chip program and data memory and a timer and a GPIO as peripherals. A top-down design flow has been followed using a digital standard cell library. The design has been manufactured on a commercial 180 nanometer high voltage technology node. The results of the followed design steps and simulation performance are given.

10. **F. DUALIBE; A. OLIVA; A. SOTO; P. MANDOLESI; E. LINDSTROM. Fully integrated single-inductor multiple-output (simo) dc-dc converter in cmos 65 nm technology. Perú. cuzco. 2013. Libro. Artículo Completo. Conferencia. IEEE Fourth Latin American Symposium on Circuits and Systems (LASCAS),**

2013.

Resumen:

In the nanoscale technologies, the on-chip Power Management design strategy as a part of a System on Chip (SoC) is becoming extremely important. This work presents a fully integrated SIMO converter in a CMOS 65 nm technology. Since passive components are also integrated and their values should result relatively small the converter operates at a switching frequency of 200 MHz. This version counts with a step-up and a step-down outputs, but it can be easily extended to more outputs. A suitable control strategy for high speed and nano-scale process together with system simulation results are discussed.

11. FÉLIX PALUMBO; P. MANDOLESI; F. NESPRIAS; S. SONDON; MARIO DEBRAY; P. JULIAN; JORGE DAVIDSON; A. FALCON; N. VEGA. Back to Results Diagnose of radiation induced single event effects in a PLL using a heavy ion microbeam. Argentina. Cordoba. 2013. Libro. Artículo Completo. Workshop. 14th Latin American Test Workshop (LATW), 2013.

Resumen:

Testing of single event effects caused by heavy ions in a PLL implemented on a CMOS 90 nm technology is reported in this work. The diagnosis of the circuit vulnerability has been conducted with a heavy ion micro beam line facility at the TANDAR tandem accelerator facility. The accuracy of the positioning system has been evaluated and the radiation dose has been accurately characterized. Single event effects were induced in the circuit and a map of the spatial correlation for the most sensitive blocks has been obtained.

12. P. MANDOLESI; SOTO, A.J.; A. OLIVA. ASIC for isolated power inverters. Argentina. Córdoba. 2013. Libro. Artículo Completo. Conferencia. Argentine Conference on Micro-Nanoelectronics, Technology and Applications (EAMTA).

Resumen:

Isolated power inverters are widely used for supplying power to loads that are not connected to the ac grid, such as isolated commercial or residential loads or in electric vehicles. Analog and digital implementations of integrated circuits for power inverter control have been reported in the literature; all of them are highly dependent of external components or are implemented with digital signal processors that increase their cost. This work presents an Application-Specific Integrated Circuit (ASIC) able to synthesize a 50/60 Hz sine waveform output to drive a single-phase H-bridge inverter. The ASIC combines low price, low part count and sinusoidal output voltage waveform. The modulation scheme, architecture and experimental results are presented.

13. O. AGAMENNONI; L. CASTRO; G. FERNANDEZ; O. COLOMBO; P. MANDOLESI. Evaluation of cognitive impairment through the analysis of eye movements during reading. Argentina. San Carlos de Bariloche. 2013. Libro. Artículo Completo. Congreso. XV Reunión de Trabajo en Procesamiento de la Información y Control (RPIC).

Resumen:

In the present study we examined, by using Linear Mixed Effect Model, eye movement behavior during reading of 18 patients with probable Alzheimer Disease (AD) versus 40 age-matched control persons using the eyetracking technique. We describes in which way the processing of eye movements during reading can provide information of a person's cognitive impairment. Studies measuring how patients with probable AD process well defined words are, at our knowledge, inexistent.

7.2 TRABAJOS EN PRENSA Y/O ACEPTADOS PARA SU PUBLICACIÓN. Debe hacer referencia exclusivamente a aquellos trabajos en los que haya hecho explícita mención de su calidad de Investigador de la CIC (Ver instructivo para la publicación de trabajos, comunicaciones, tesis, etc.). Todo trabajo donde no figure dicha mención no debe ser adjuntado porque no será tomado en consideración. A cada trabajo, asignarle un número e indicar el nombre de los autores en el mismo orden en que figurarán en la publicación y el lugar donde será publicado. A continuación, transcribir el resumen (abstract) tal como aparecerá en la publicación. La versión completa de cada trabajo se presentará en papel, por separado, juntamente con la constancia de aceptación. En cada trabajo, el investigador deberá aclarar el tipo o grado de participación que le cupo en el desarrollo del mismo y, para aquellos en los que considere que ha hecho una contribución de importancia, deberá escribir una breve justificación.

1. **BENJAMÍN T. REYES; GERMAN PAULINA; RAÚL SANCHEZ; PABLO MANDOLESI; MARIO HUEDA. A 2GS/s 6-bit CMOS Time-Interleaved ADC for Analysis of Mixed-Signal Calibration Techniques. ANALOG INTEGRATED CIRCUITS AND SIGNAL PROCESSING. Berlin: SPRINGER. 2015 vol. n°. p - . issn 0925-1030.**

Resumen:

A 2-GS/s 6-bit time interleaved (TI) successive approximation register (SAR) analog-to-digital converter (ADC) is designed and fabricated in a 0.13 μ m CMOS process. The architecture uses 8 time-interleaved track-and-hold amplifiers (THA) and 16 asynchronous SAR ADCs. The sampling frequency of the TI-ADC can be set from 200 MHz to more than 2 GHz. The chip includes (i) a programmable delay cell array to adjust up to $\pm 25\%$ the sampling clock phase in each THA for all frequency range, and (ii) a multi-channel low voltage differential signaling (LVDS) interface capable of transmitting at full sampling rate (>12 Gbps), without decimation, off-chip. These blocks make the fabricated ADC an excellent platform to test/evaluate mixed-signal calibration algorithms, which are of great interest for application in high-speed optical systems. Measurements of the fabricated ADC show a peak signal-to-noise-and-distortion ratio (SNDR) of 33.9 dB and a power consumption of 192 mW at 1.2 V.

1. **P. MANDOLESI; JOEL GAK; ALFREDO ARNAUD. A Safe MOSFET Driver for Stimulation of Biological Tissue. Uruguay. Montevideo. 2015. Libro. Artículo Completo. Congreso. 6th IEEE Latin American Symposium on Circuits and Systems.**

Resumen:

Safety is one of the main concerns in ASICs for implantable medical devices. One general rule for safety is that the failure of a single circuit element in a circuit connected to tissue must not cause a DC current flow through the electrode connected to tissue larger than a few μ A. In single electrodes and electrode arrays, there are many switches to deliver stimuli, to select the polarity, or to select the output electrode, etc., that are potentially harmful for example in the case of a punctured MOS switch gate. In this work the design, simulation, and test of a novel safe switch gate control circuit block is presented. The circuit was fabricated in a 0.6 μ m SOI HV technology, and is aimed at driving MOSFETs in direct contact to biological tissue to drive up to 18V stimuli.

7.3 TRABAJOS ENVIADOS Y AUN NO ACEPTADOS PARA SU PUBLICACION.

Incluir un resumen de no más de 200 palabras de cada trabajo, indicando el lugar al que han sido enviados. Adjuntar copia de los manuscritos.

7.4 TRABAJOS TERMINADOS Y AUN NO ENVIADOS PARA SU PUBLICACION.

Incluir un resumen de no más de 200 palabras de cada trabajo.

7.5 COMUNICACIONES. *Incluir únicamente un listado y acompañar copia en papel de cada una. (No consignar los trabajos anotados en los subtítulos anteriores).*

7.6 INFORMES Y MEMORIAS TECNICAS. *Incluir un listado y acompañar copia en papel de cada uno o referencia de la labor y del lugar de consulta cuando corresponda.*

8. TRABAJOS DE DESARROLLO DE TECNOLOGÍAS.

8.1 DESARROLLOS TECNOLÓGICOS. *Describir la naturaleza de la innovación o mejora alcanzada, si se trata de una innovación a nivel regional, nacional o internacional, con qué financiamiento se ha realizado, su utilización potencial o actual por parte de empresas u otras entidades, incidencia en el mercado y niveles de facturación del respectivo producto o servicio y toda otra información conducente a demostrar la relevancia de la tecnología desarrollada.*

8.2 PATENTES O EQUIVALENTES. *Indicar los datos del registro, si han sido vendidos o licenciados los derechos y todo otro dato que permita evaluar su relevancia.*

En evaluación "METODO DE EVALUACIÓN DE DESEMPEÑO COGNITIVO DE UNA PERSONA y EQUIPO PARA LLEVAR A CABO EL MISMO"

8.3 PROYECTOS POTENCIALMENTE TRANSFERIBLES, NO CONCLUIDOS Y QUE ESTAN EN DESARROLLO. Describir objetivos perseguidos, breve reseña de la labor realizada y grado de avance. Detallar instituciones, empresas y/o organismos solicitantes.

8.4 OTRAS ACTIVIDADES TECNOLÓGICAS CUYOS RESULTADOS NO SEAN PUBLICABLES (desarrollo de equipamientos, montajes de laboratorios, etc.).

8.5 Sugiera nombres (e informe las direcciones) de las personas de la actividad privada y/o pública que conocen su trabajo y que pueden opinar sobre la relevancia y el impacto económico y/o social de la/s tecnología/s desarrollada/s.

9. SERVICIOS TECNOLÓGICOS. Indicar qué tipo de servicios ha realizado, el grado de complejidad de los mismos, qué porcentaje aproximado de su tiempo le demandan y los montos de facturación.

- F. MASSON; A. AYMONINO; S. SONDON, F. PALUMBO, P.MANDOLESI, M. ALURRALDE, P. JULIAN, Y A. FILEVICH; J. COUSSEAU; P. MANDOLESI. Servicio eventual. *Dirección técnica para el diseño y desarrollo de un Sistema-en-Chip (SoC).* 2013-08-01 - 2016-08-01. Asesoramientos, consultorías y asistencias técnicas. Producir bienes y/o servicios. Responsable del equipo y/o área. Pesos 568421.05. Prod.Metal.,Maq.y Equ.-Componentes Electron.
- AYMONINO; OTROS; H. CHIACCHIARINI; P. MANDOLESI. Servicio eventual. *Plataforma para la producción de Tecnología Electrónica de alta complejidad.* 2012-10-01 - 2015-12-01. Estudios de pre-factibilidad y/o factibilidad. Introducir mejoras técnicas en procesos o productos. Asesor, investigador o consultor individual. Pesos 120000.00. Varios campos.
- FAVIO MASSON; EDUARDO PAOLINI; ANDRÉS AYMONINO; PABLO MANDOLESI; JUAN COUSSEAU; FERNANDO GREGORIO; PEDRO JULIÁN. Servicio eventual. *Estudio de Factibilidad Técnico-Económica para el diseño de un SOC (Sistema en Chip) decodificador de la norma ISDB-T.* 2011-06-01 - 2012-03-01. Estudios de pre-factibilidad y/o factibilidad. Realizar la evaluación de tecnologías. Responsable del equipo y/o área. Pesos 100127.00. No corresponde.
- MARCELO BRUNO; JUAN COUSSEAU; PABLO MANDOLESI. Servicio eventual. *Estudio de Factibilidad para el Diseño de transistores y circuitos integrados de potencia en microondas.* 2011-03-01 - 2013-02-01. Estudios de pre-factibilidad y/o factibilidad. Producir bienes y/o servicios. Responsable del equipo y/o área. Pesos 85000.00. Prod.Metal.,Maq.y Equ.-Componentes Electron.

10. PUBLICACIONES Y DESARROLLOS EN:

10.1 DOCENCIA

10.2 DIVULGACIÓN

11. DIRECCION DE BECARIOS Y/O INVESTIGADORES. Indicar nombres de los dirigidos, Instituciones de dependencia, temas de investigación y períodos.

- Ceci, Jonatan. Doctorado en curso
- Schlenker, Verónica. Doctorado en Curso
- Reyes, Benjamín. Doctorado. **Finalizada 3/2015.**
- Sondón Santiago. Doctorado. **Finalizada 3/2014.**

12. DIRECCION DE TESIS. Indicar nombres de los dirigidos y temas desarrollados y aclarar si las tesis son de maestría o de doctorado y si están en ejecución o han sido defendidas; en este último caso citar fecha.

Defendidas

- Osterman Sarracini, Niria Iris. Maestría en curso
- Falcón, Alfredo. Maestría y Doctorado en curso
- Ceminari, Paola Anabella. Maestría en curso
- Pasciaroni, Alejandro. Maestría en curso

- Ceci, Jonatan. Doctorado en curso
- Etcheto, Ariel Andrés. Maestría en curso
- Peruzzi Marcelo. Maestría en curso
- Schlenker, Verónica. Doctorado en Curso
- Reyes, Benjamín. Doctorado. **Finalizado 3/2015.** Nota 10
- Szollosy, Joel Gak. Doctorado en Curso
- Sondón Santiago. Doctorado. **Finalizado 7/2014.** Nota 10

13. PARTICIPACION EN REUNIONES CIENTIFICAS. *Indicar la denominación, lugar y fecha de realización, tipo de participación que le cupo, títulos de los trabajos o comunicaciones presentadas y autores de los mismos.*

14. CURSOS DE PERFECCIONAMIENTO, VIAJES DE ESTUDIO, ETC. *Señalar características del curso o motivo del viaje, período, instituciones visitadas, etc.*

15. SUBSIDIOS RECIBIDOS EN EL PERIODO. *Indicar institución otorgante, fines de los mismos y montos recibidos.*

- Proyecto **PICT 2010** Bicentenario de la Agencia Nacional de Promoción Científica y Técnica, “3D Gigascale Integrated Circuits for Nonlinear Computation, Filter and Fusion with Applications in Industrial Field Robotics”, código 2657 para los años 2011-2014. Monto total: \$1.200.000
- Investigador Responsable del Proyecto **FSTICS 001** de la Agencia Nacional de Promoción Científica y Técnica, “TEAC: Plataforma para la producción de tecnología electrónica de alta complejidad”, 21 Enero 2011 (Res. 004/11). Monto total: \$32.575.299,38; Contraparte privada: \$15.199.813,11; Monto subsidio: \$18.915.365
- Proyecto **PAE-PID-2007-00141** de la Agencia Nacional de Promoción Científica y Técnica, “Potenciostato On-Chip para Aplicaciones Bio-Ambientales,” 19 Agosto de 2008, Res. 201/2008. Monto total: \$199.322. Institución Adoptante: INTI.
- Proyecto **PAE-PID-2007-00191** de la Agencia Nacional de Promoción Científica y Técnica, “Red de Sensores Hospitalaria para el monitoreo remoto de presión endotraqueal en pacientes intubados: Prototipo a escala y evaluación de la efectividad,” 2008. Monto total: \$133.333. Institución Adoptante: Investigaciones, Diagnóstico y Tratamiento De Caroli I.I.D.T.
- Proyecto **PAE-PID-2007-00193** de la Agencia Nacional de Promoción Científica y Técnica, “Diseño de microgoteros electrónicos de bajo costo para dosificación de precisión de sueros en pacientes hospitalarios,” 2008. Monto total: \$133.333. Institución Adoptante: Investigaciones, Diagnóstico y Tratamiento De Caroli I.I.D.T.
- Proyecto **PAE 37079** de la Agencia Nacional de Promoción Científica y Técnica, “Proyecto Integrado en el área de Microelectrónica para el Diseño de Circuitos Integrados”, 27 Marzo 2009. Monto subsidio: \$4.871.885.
- Proyecto **PRH 203** de la Agencia Nacional de Promoción Científica y Técnica, “Formación de una masa crítica de RH en Análisis y Diseño de Micro y Nano, Circuitos, Sistemas, Sensores y Estructuras,” 19 Agosto de 2008, Res. 201/2008. Monto: \$2.076.000
- Proyecto **PAE 37078** de la Agencia Nacional de Promoción Científica y Técnica, “Nodo para el diseño, fabricación y caracterización de Micro y Nano dispositivos para aplicaciones al área espacial, la seguridad y la salud – Fase 1”, 19 Marzo 2008. Monto subsidio: \$5.937.250 (FONCYT) \$150.000 (FONTAR) \$ 6.287.250.

16. OTRAS FUENTES DE FINANCIAMIENTO. *Describir la naturaleza de los contratos con empresas y/o organismos públicos.*

Ver servicios tecnológicos

17. DISTINCIONES O PREMIOS OBTENIDOS EN EL PERIODO.

Mención de Honor en el trabajo "Registros de movimientos oculares". Congreso Internacional de Psiquiatría 10 al 12 de Noviembre de 2014

18. ACTUACION EN ORGANISMOS DE PLANEAMIENTO, PROMOCION O EJECUCION CIENTIFICA Y TECNOLÓGICA. *Indicar las principales gestiones realizadas durante el período y porcentaje aproximado de su tiempo que ha utilizado.*

Evaluador Fonarsec

Integrante de comisión asesora de la CIC (finales del 2014)

19. TAREAS DOCENTES DESARROLLADAS EN EL PERIODO. *Indicar el porcentaje aproximado de su tiempo que le han demandado.*

Cursos de Grado:

Análisis y diseño de Circuitos Analógicos I

Análisis y Diseño de Circuitos Digitales

Proyecto Final de Carrera

Cursos de posgrado:

2003-2015 Diseño de Circuitos Integrados Digitales en Tecnología CMOS. Curso de Posgrado de 60 horas dictado en conjunto con el Dr. Pedro Julián en el Departamento de Ingeniería Eléctrica y de Computadoras de la Universidad Nacional del Sur.

2004-2015 Diseño de Circuitos Integrados Analógicos en Tecnología CMOS. Curso de Posgrado de 60 horas dictado en conjunto con el Dr. Pedro Julián y el Profesor Eduardo Paolini en el Departamento de Ingeniería Eléctrica y de Computadoras de la Universidad Nacional del Sur.

2008-2015 Modelado y Operación de Transistores MOS. Curso de Posgrado de 60 horas dictado en conjunto con el Dr. Pedro Julián en el Departamento de Ingeniería Eléctrica y de Computadoras de la Universidad Nacional del Sur.

20. OTROS ELEMENTOS DE JUICIO NO CONTEMPLADOS EN LOS TITULOS ANTERIORES. *Bajo este punto se indicará todo lo que se considere de interés para la evaluación de la tarea cumplida en el período.*

21. TITULO Y PLAN DE TRABAJO A REALIZAR EN EL PROXIMO PERIODO. *Desarrollar en no más de 3 páginas. Si corresponde, explicita la importancia de sus trabajos con relación a los intereses de la Provincia.*

**CAPÍTULO II TITULO Y PLAN DE TRABAJO PROPUESTO PARA EL PRÓXIMO PERÍODO:
"DISEÑO DE SISTEMAS Y CIRCUITOS INTEGRADOS, Y APLICACIONES AL MEDIO SOCIAL Y PRODUCTIVO"**

El plan continúa los lineamientos del planteado para el período anterior, manteniendo el énfasis en aplicaciones.

1) Objetivo General

El objetivo general del plan de trabajo es la producción de tecnología, herramientas, recursos humanos y conocimientos para el desarrollo de microsistemas para su uso aislado o en red y el estudio de aplicaciones que por sus características resulten de interés para nuestro país.

2) Objetivos particulares

Desarrollar circuitos integrados (CI) de bajo consumo como administrador de un microinversor, de imágenes y video, y de sensores particulares para su utilización aislada o en red.

Formar recursos humanos en el área de Microelectrónica y sistemas electrónicos dedicados.

Desarrollar prototipos y redes a escala para solucionar problemas específicos en el medio social/productivo.

Desarrollar un ecosistema productivo basado en la producción de sistemas electrónicos en la región de Bahía Blanca, a través de la iniciativa de Tecnópolis del Sur.

3) Tareas o actividades a realizar para alcanzar el/los objetivos particulares propuestos

- Diseño, simulación y evaluación de diferentes esquemas de procesamiento de señales de audio para la detección, localización y seguimiento de fuentes sonoras, compatibles con realizaciones de bajo consumo [1]. Estrategias de compensación de desbalance de canales en las etapas de acondicionamiento para mejoramiento de detección en aplicaciones ([2][3][4][5]).
- Diseño, simulación y evaluación de arquitecturas de adquisición de imágenes y procesamiento en chip, con énfasis en la integración de tareas de alto nivel para imagers inteligentes [6][7][8]. Diseño y verificación de prototipos de CI en tecnologías sub-micrométricas y tecnologías 3D [9]-[13].
- Arquitecturas de procesamiento no lineales, incluyendo filtros de partículas ([15]-[18]) para realización de tareas de cálculo a altas velocidades 0, y esquemas de automatización de diseño físico [19].
- Desarrollo de prototipos, nodos y redes a escala para la resolución de problemas particulares.

4) Recursos asignados al plan

Para la realización del plan se cuenta con los siguientes recursos:

- Proyecto **PICT 2010** Bicentenario de la Agencia Nacional de Promoción Científica y Técnica, “3D Gigascale Integrated Circuits for Nonlinear Computation, Filter and Fusion with Applications in Industrial Field Robotics”, código 2657 para los años 2011-2014. Monto total: \$1.200.000
- Investigador Responsable del Proyecto **FSTICS 001** de la Agencia Nacional de Promoción Científica y Técnica, “TEAC: Plataforma para la producción de tecnología electrónica de alta complejidad”, 21 Enero 2011 (Res. 004/11). Monto total: \$32.575.299,38; Contraparte privada: \$15.199.813,11; Monto subsidio: \$18.915.365
- Proyecto “Conciencia de la situación completa en escenarios de tráfico complejos y posicionamiento ubicuo” Monto subsidio: \$200.000
- Proyecto “Diseño y ensayo de circuitos integrados para manejo de potencia en tecnología CMOS en escala nanométrica” Monto Subsidio: \$160.000

5) Indicadores de evaluación esperados

Como consecuencia del desarrollo del plan de trabajo se construirán prototipos de circuitos integrados. En base a ellos, se construirán estaciones y/o nodos experimentales, con electrónica periférica de interfaz, acondicionamiento y comunicaciones. Se diseñarán experimentos para probar el funcionamiento y desempeño de los mismos. Los resultados obtenidos en simulaciones y experimentos serán reportados en congresos nacionales/internacionales y en revistas internacionales como el IEEE Transactions on Circuits and Systems. Los resultados obtenidos también serán comparados con resultados actuales obtenidos por otros grupos que trabajan en temáticas similares.

6) Referencias

- [1] Chacon-Rodriguez et al. Fast and low power integrated circuit for impulsive sound localisation using Kalman filter approach. Electron. Lett. (2010) vol. 46 (7) pp. 533-534
- [2] G. Stuarts, P. Julian, "Matched dual-channel front-end preamplifier for differential time delay measurements," Electronics Letters, vol.48, no.3, pp.149-150, February 2, 2012. ; ISSN: 0013-5194.
- [3] May et al. A Probabilistic Model for Robust Localization Based on a Binaural Auditory Front-End. Audio, Speech, and Language Processing, IEEE Transactions on (2011) vol. 19 (1) pp. 1 – 13
- [4] Takagi et al. Microphone array network for ubiquitous sound acquisition. Acoustics Speech and Signal Processing (ICASSP), 2010 IEEE International Conference on (2010) pp. 1474 – 1477
- [5] Ribeiro et al. Turning enemies into friends: Using reflections to improve sound source localization. Multimedia and Expo (ICME), 2010 IEEE International Conference on (2010) pp. 731 - 736
- [6] S. Kleinfelder, S. Lim, X. Liu, A. El Gamal, “A 10 000 frames/s CMOS digital pixel sensor” IEEE Journal of Solid State Circuits, December 2001, Vol. 36, No. 12, pp. 2049-2059.
- [7] Dupret et al. Smart imagers of the future. Design, Automation & Test in Europe Conference & Exhibition (DATE), 2011 (2011) pp. 1 – 6
- [8] Chen et al. Pulse-Modulation Imaging—Review and Performance Analysis. Biomedical Circuits and Systems, IEEE Transactions on (2011) vol. 5 (1) pp. 64 - 82
- [9] J. A. Burns, B. F. Aull, C. K. Chen, C. Chen, C. L. Keast, J. M. Knecht, V. Suntharalingam, K. Warner, P. W. Wyatt, D. W. Yost, “A Wafer-scale 3-D circuit integration technology,” IEEE Trans. Electron Devices, Vol. 53, No. 10, pp. 2507-2516, Oct. 2006.
- [10] Kim et al. “A 275mw heterogeneous Multimedia processor for IC-Stacking on Si-interposer”, Solid-State Circuits Conference Digest of Technical Papers (ISSCC), 2011 IEEE International (2011) pp. 128-130.
- [11] Pangaud et al. “A Tezzaron-Chartered 3D-IC electronic for SLHC/ATLAS hybrid pixels detectors test results and irradiations performance”, Proc. 2011 IEEE Nuclear Science Symposium (2011), pp. 682-684.
- [12] Dae Hyun Kim et al. “3D-MAPS: 3D Massively parallel processor with stacked memory,” Solid-State Circuits Conference Digest of Technical Papers (ISSCC), 2012 IEEE International (2012) pp. 188-190.
- [13] Thorolfsson et al. “A 10.35 mW/GFlop stacked SAR DSP unit using fine-grain partitioned 3D integration,” Custom Integrated Circuits Conference (CICC), 2012 IEEE (2012) pp. 1-4.
- [14] Ch Chong and S.P. Kumar, “Sensor Networks: Evolution, Opportunities and Challenges”, Proc. IEEE, Vol, 91, No. 8, pp. 1247-1256, Aug. 2003.
- [15] Shih-An Li et al. “Hardware/software co-design of particle filter and its application in object tracking,” 2011 International Conference on System Science and Engineering (ICSSE), pp. 87-91, 2011.
- [16] Fross et al. “Hardware implementation of a Particle Filter for location estimation,” 2010 International Conference on Indoor Positioning and Indoor Navigation (IPIN), pp. 1-6, 2010.

- [17] Bolic et al. "Resampling algorithms and architectures for distributed particle filters," IEEE Transactions on Signal Processing, vol. 53, No. 7, pp. 2442-2450, 2005.
- [18] Balasingam et al. "Efficient distributed resampling for particle filters," IEEE International Conference on Acoustics, Speech and Signal Processing (ICASSP), 2011, pp. 3772-3775
- [19] A. Strollo, D. De Caro, N. Petra, "A 430Mhz, 280mW Processor for the conversion of Cartesian to polar coordinates in 0.25 um CMOS", IEEE J. Solid State Circuits, Vol. 43, No. 11, Nov. 2008.
- W. Kim, K. Cho, S. Stapleton, J. Kim, "Piecewise Pre-equalized linearization of the wireless transmitter with a Doherty amplifier", IEEE Trans. Microwave Theory and Techniques, Vol. 54, No. 9, Sept. 2006, pp. 3469-3478.

Condiciones de la presentación:

- A. El Informe Científico deberá presentarse dentro de una carpeta, con la documentación abrochada y en cuyo rótulo figure el Apellido y Nombre del Investigador, la que deberá incluir:
 - a. Una copia en papel A-4 (puntos 1 al 21).
 - b. Las copias de publicaciones y toda otra documentación respaldatoria, en otra carpeta o caja, en cuyo rótulo se consignará el apellido y nombres del investigador y la leyenda "Informe Científico Período".
 - c. Informe del Director de tareas (en los casos que corresponda), en sobre cerrado.
- B. Envío por correo electrónico:
 - a. Se deberá remitir por correo electrónico a la siguiente dirección: infinvest@cic.gba.gov.ar (puntos 1 al 21), en formato .doc zipeado, configurado para papel A-4 y libre de virus.
 - b. En el mismo correo electrónico referido en el punto a), se deberá incluir como un segundo documento un currículum resumido (no más de dos páginas A4), consignando apellido y nombres, disciplina de investigación, trabajos publicados en el período informado (con las direcciones de Internet de las respectivas revistas) y un resumen del proyecto de investigación en no más de 250 palabras, incluyendo palabras clave.

Nota: El Investigador que desee ser considerado a los fines de una promoción, deberá solicitarlo en el formulario correspondiente, en los períodos que se establezcan en los cronogramas anuales.